

(19) 日本国特許庁 (JP)

(12) 公表特許公報 (A)

(11) 特許出願公表番号

特表2019-517024

(P2019-517024A)

(43) 公表日 令和1年6月20日 (2019.6.20)

(51) Int. Cl.	F I	テーマコード (参考)
G09F 9/33 (2006.01)	G09F 9/33	2H148
H01L 33/08 (2010.01)	H01L 33/08	5C094
H01L 33/50 (2010.01)	H01L 33/50	5F142
G09F 9/30 (2006.01)	G09F 9/30 338	5F241
G09F 9/00 (2006.01)	G09F 9/30 349Z	5G435
審査請求 有 予備審査請求 未請求 (全 34 頁) 最終頁に続く		

(21) 出願番号 特願2018-558326 (P2018-558326)
 (86) (22) 出願日 平成30年1月9日 (2018.1.9)
 (85) 翻訳文提出日 平成30年11月6日 (2018.11.6)
 (86) 国際出願番号 PCT/KR2018/000391
 (87) 国際公開番号 W02018/194242
 (87) 国際公開日 平成30年10月25日 (2018.10.25)
 (31) 優先権主張番号 10-2017-0051892
 (32) 優先日 平成29年4月21日 (2017.4.21)
 (33) 優先権主張国 韓国 (KR)

(71) 出願人 514121240
 ルーメンズ カンパニー リミテッド
 大韓民国 449-901 キョンギ道
 ヨンイン市 キヘン区 ウォンゴメーロ
 12
 (74) 代理人 110000051
 特許業務法人共生国際特許事務所
 (72) 発明者 シン, ウン ソン
 大韓民国, キョンギード, ヨンインーシ,
 ギフンーグ, ウォンゴメーロ 12
 (72) 発明者 チョ, ドン ヒ
 大韓民国, キョンギード, ヨンインーシ,
 ギフンーグ, ウォンゴメーロ 12

最終頁に続く

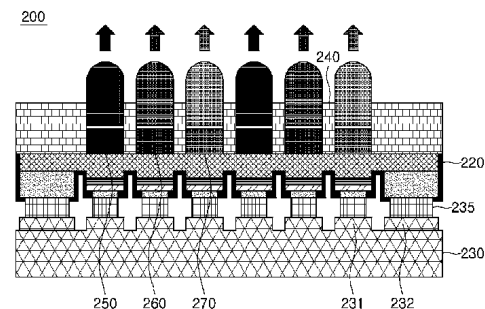
(54) 【発明の名称】 マイクロLEDディスプレイ装置

(57) 【要約】

【課題】高解像度のフルカラー (full color) を実現するマイクロLEDディスプレイ装置及びその製造方法を提供する。

【解決手段】本発明のマイクロLEDディスプレイ装置は、複数のCMOSセルが行と列とに配列されたマイクロLED駆動基板と、マイクロLED駆動基板上にフリップチップボンディングされ、複数のCMOSセルに電氣的に接続された複数のマイクロLEDピクセルを有するマイクロLEDパネルと、を備え、マイクロLEDパネルは、発光構造物の第1面が単位ピクセル領域に応じてエッチングされて形成された複数のマイクロLEDピクセルと、発光構造物が垂直方向にエッチングされた部分の位置に対応する発光構造物の第2面上に形成された複数の隔壁と、を含む。

【選択図】図6



【特許請求の範囲】**【請求項 1】**

マイクロLEDディスプレイ装置であって、
複数のCMOSセルが行と列とに配列されたマイクロLED駆動基板と、
前記マイクロLED駆動基板上にフリップチップボンディングされ、前記複数のCMOSセルに電氣的に接続された複数のマイクロLEDピクセルを有するマイクロLEDパネルと、を備え、

前記マイクロLEDパネルは、
発光構造物の第1面が単位ピクセル領域に応じてエッチングされて形成された複数のマイクロLEDピクセルと、

前記発光構造物が垂直方向にエッチングされた部分の位置に対応する前記発光構造物の第2面上に形成された複数の隔壁と、を含むことを特徴とするマイクロLEDディスプレイ装置。

【請求項 2】

前記マイクロLEDパネルは、
前記発光構造物の第2面上の第1隔壁と第2隔壁との間に注入された第1色光変換物質と、

前記第2隔壁と第3隔壁との間に注入された第2色光変換物質と、
前記第3隔壁と第4隔壁との間に注入された第3色光変換物質と、を含むことを特徴とする請求項1に記載のマイクロLEDディスプレイ装置。

【請求項 3】

前記マイクロLEDパネルは、
前記発光構造物の第2面上の隔壁と隔壁との間に注入された白色発光用蛍光体と、
前記白色発光用蛍光体上に配置されたカラーフィルタと、を含むことを特徴とする請求項1に記載のマイクロLEDディスプレイ装置。

【請求項 4】

前記白色発光用蛍光体は、前記隔壁の高さと同一に注入され、
前記カラーフィルタは、
前記白色発光用蛍光体から放射される波長のうちの第1波長のみを通過させる第1フィルタと、

前記白色発光用蛍光体から放射される波長のうちの第2波長のみを通過させる第2フィルタと、

前記白色発光用蛍光体から放射される波長のうちの第3波長のみを通過させる第3フィルタと、を含むことを特徴とする請求項3に記載のマイクロLEDディスプレイ装置。

【請求項 5】

前記複数の隔壁は、フォトリソグラフィ工程により製造された高分子化合物又はセラミック材質からなることを特徴とする請求項1に記載のマイクロLEDディスプレイ装置。

【請求項 6】

前記複数の隔壁は、互いに同一の高さに形成され、
隔壁と隔壁との間の間隔は、ピクセルサイズに対応することを特徴とする請求項1に記載のマイクロLEDディスプレイ装置。

【請求項 7】

前記発光構造物の垂直構造は、成長基板、第1導電型半導体層、活性層、第2導電型半導体層、第1導電型メタル層、及び第2導電型メタル層を順に含み、

前記複数の隔壁は、前記成長基板の上面に形成されることを特徴とする請求項1に記載のマイクロLEDディスプレイ装置。

【請求項 8】

前記発光構造物の垂直構造は、第1導電型半導体層、活性層、第2導電型半導体層、第1導電型メタル層、及び第2導電型メタル層を順に含み、

前記複数の隔壁は、前記第1導電型半導体層の上面に形成されることを特徴とする請求

10

20

30

40

50

項 1 に記載のマイクロ L E D ディスプレイ装置。

【請求項 9】

前記複数のマイクロ L E D ピクセルが形成されない部分は、エッチング工程によって活性層及び第 2 導電型半導体層が選択的に除去されることで第 1 導電型半導体層が露出し、

前記露出した第 1 導電型半導体層上には、前記複数のマイクロ L E D ピクセルから離隔するように第 1 導電型メタル層が形成されることを特徴とする請求項 7 又は 8 に記載のマイクロ L E D ディスプレイ装置。

【請求項 10】

前記第 1 導電型メタル層は、前記第 1 導電型半導体層上の前記マイクロ L E D パネルの外郭に沿って形成されることを特徴とする請求項 9 に記載のマイクロ L E D ディスプレイ装置。

10

【請求項 11】

前記第 1 導電型メタル層は、前記複数のマイクロ L E D ピクセルの共通電極として機能することを特徴とする請求項 9 に記載のマイクロ L E D ディスプレイ装置。

【請求項 12】

前記マイクロ L E D 駆動基板は、前記第 1 導電型メタル層に対応するように形成された共通セルを含み、

前記第 1 導電型メタル層及び前記共通セルは、バンプによって電氣的に接続されることを特徴とする請求項 7 又は 8 に記載のマイクロ L E D ディスプレイ装置。

【請求項 13】

20

マイクロ L E D ディスプレイ装置の製造方法であって、

複数の C M O S セルが行と列とに配列されるマイクロ L E D 駆動基板を製造するステップと、

発光構造物の第 1 面を単位ピクセル領域に応じてエッチングして形成し、前記複数の C M O S セルに対応する複数のマイクロ L E D ピクセルを含むマイクロ L E D パネルを製造するステップと、

前記マイクロ L E D 駆動基板上に複数のバンプを配置し、前記複数のバンプが配置されたマイクロ L E D 駆動基板上に前記マイクロ L E D パネルをフリップチップボンディングするステップと、

前記発光構造物の第 2 面に感光剤をコーティングし、前記感光剤上にマスクパターンを配置した後に光を照射する露光工程を行うステップと、

30

前記露光工程を経た感光剤に対して現像工程を行って前記発光構造物の第 2 面上に複数の隔壁を形成するステップと、を有することを特徴とするマイクロ L E D ディスプレイ装置の製造方法。

【請求項 14】

前記発光構造物の第 2 面上の第 1 隔壁と第 2 隔壁との間に第 1 色光変換物質を注入し、前記第 2 隔壁と第 3 隔壁との間に第 2 色光変換物質を注入し、前記第 3 隔壁と第 4 隔壁との間に第 3 色光変換物質を注入するステップを更に含むことを特徴とする請求項 13 に記載のマイクロ L E D ディスプレイ装置の製造方法。

【請求項 15】

40

前記発光構造物の第 2 面上の隔壁と隔壁との間に白色発光用蛍光体を注入するステップと、

前記白色発光用蛍光体上にカラーフィルタを配置するステップと、を更に含むことを特徴とする請求項 13 に記載のマイクロ L E D ディスプレイ装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、マイクロ L E D ディスプレイ装置及びその製造方法に関し、より詳細には、マイクロ L E D ピクセルとマイクロ L E D ピクセルとの間に隔壁構造を有するマイクロ L E D ディスプレイ装置及びその製造方法に関する。

50

【背景技術】

【0002】

発光素子 (LIGHT EMITTING DEVICE: LED) は電気エネルギーを光エネルギーに変換する半導体素子の一種である。発光素子は、蛍光灯、白熱灯等の既存の光源に比べて低消費電力、半永久的な寿命、迅速な応答速度、安全性、環境親和性の長所を有する。

【0003】

そこで、既存の光源を発光素子に代替するための多くの研究が行われており、室内外で用いられる各種ランプ、液晶表示装置、電光掲示板、街灯等の照明装置の光源として発光素子を用いる場合が増加している。

10

【0004】

最近、LED産業は既存の伝統的な照明の範囲を越えて様々な産業に適用されるための新しい試みがなされており、特に低電力駆動フレキシブルディスプレイ、人体モニタリングのためのウェアラブル情報表示素子、生体反応及びDNAセンシング、光遺伝学的な有効検証のためのバイオ融合分野、導電性繊維とLED光源が結合されたPhotonics Textile分野等において研究が活発に行われている。

【0005】

一般にLEDチップを数 μm ~数十 μm レベルに小さく製作すると、無機物材料の特性上、曲げられる時に壊れる短所を克服することができ、フレキシブル基板にLEDチップを転写することによって柔軟性 (flexibility) を付与し、上述したフレキシブルディスプレイのみならず、ウェアラブル機器及び人体挿入用医療機器まで様々な応用分野に広範囲に適用される。但し、上述した応用分野にLED光源が適用されるためには薄くて柔軟なマイクロレベルの光源の開発が必須であり、LEDに柔軟性を付与するためには分離した薄膜GaN層を個別又は所望の配列でフレキシブル基板に転写する工程が求められる。

20

【0006】

このようなマイクロLED技術分野に関する研究及び開発により、現在、一つの色 (即ち、赤色、緑色、青色) を実現できるマイクロLEDパネル製造技術は存在するが、フルカラー (full color) を実現できるマイクロLEDパネル製造技術は、未だに学界や産業界に報告されていない。従って、フルカラーを実現できるマイクロLEDパネルを開発する必要がある。

30

【発明の概要】

【発明が解決しようとする課題】

【0007】

本発明は、上記従来の問題点に鑑みてなされたものであって、本発明の目的は、マイクロLEDピクセルとマイクロLEDピクセルとの間の位置に対応する成長基板上に複数の隔壁が繰り返し形成される構造を有するフルカラーを実現するマイクロLEDディスプレイ装置及びその製造方法を提供することにある。

【課題を解決するための手段】

【0008】

上記目的を達成するためになされた本発明の一態様によるマイクロLEDディスプレイ装置は、複数のCMOSセルが行と列とに配列されたマイクロLED駆動基板 (back plane) と、前記マイクロLED駆動基板上にフリップチップボンディングされ、前記複数のCMOSセルに電氣的に接続された複数のマイクロLEDピクセルを有するマイクロLEDパネルと、を備え、前記マイクロLEDパネルは、発光構造物の第1面が単位ピクセル領域に応じてエッチング (etching) されて形成された複数のマイクロLEDピクセルと、前記発光構造物が垂直方向にエッチングされた部分の位置に対応する前記発光構造物の第2面上に形成された複数の隔壁と、を含む。

40

【0009】

上記目的を達成するためになされた本発明の一態様によるマイクロLEDディスプレイ

50

装置の製造方法は、複数のＣＭＯＳセルが行と列とに配列されるマイクロＬＥＤ駆動基板（back plane）を製造するステップと、発光構造物の第１面を単位ピクセル領域に応じてエッチング（etching）して形成し、前記複数のＣＭＯＳセルに対応する複数のマイクロＬＥＤピクセルを含むマイクロＬＥＤパネルを製造するステップと、前記マイクロＬＥＤ駆動基板上に複数のバンプを配置し、前記複数のバンプが配置されたマイクロＬＥＤ駆動基板上に前記マイクロＬＥＤパネルをフリップチップボンディングするステップと、前記発光構造物の第２面に感光剤をコーティングし、前記感光剤上にマスクパターンを配置した後に光を照射する露光工程を行うステップと、前記露光工程を経た感光剤に対して現像工程を行って前記発光構造物の第２面上に複数の隔壁を形成するステップと、を有する。

10

【発明の効果】

【００１０】

本発明のマイクロＬＥＤディスプレイ装置及びその製造方法によれば、ピクセルとピクセルとの間の位置に対応する成長基板上に複数の隔壁を周期的に配置することにより、ピクセル間の色干渉を効果的に除去することができるだけでなく、Ｒ／Ｇ／Ｂ色光変換物質が成長基板上に容易に塗布されるようにできる長所がある。

また、ピクセルとピクセルとの間の位置に対応する発光構造物上に複数の隔壁を周期的に配置することにより、ピクセル間の色干渉を効果的に除去ことができ、成長基板による光の散乱を最小化することができ、Ｒ／Ｇ／Ｂ色光変換物質又は白色発光用蛍光体が発光構造物上に容易に塗布されるようにできる長所がある。

20

【００１１】

但し、本発明の実施形態によるマイクロＬＥＤディスプレイ装置及びその製造方法が達成できる効果は以上で言及したものに制限されず、言及していないまた他の効果は下記の記載によって本発明が属する技術分野で通常の知識を有する者に明らかに理解される。

【図面の簡単な説明】

【００１２】

【図１】本発明の第１実施形態によるマイクロＬＥＤディスプレイ装置の断面図である。

【図２】マイクロＬＥＤパネルのピクセル数及び大きさを説明する図である。

【図３】ＣＭＯＳバックプレーンを介してマイクロＬＥＤパネルを駆動する動作を説明する図である。

30

【図４】量子ドットの大きさと発光色との関係を説明する図である。

【図５a】本発明の第１実施形態によるマイクロＬＥＤディスプレイ装置の製造方法を説明する図である。

【図５b】本発明の第１実施形態によるマイクロＬＥＤディスプレイ装置の製造方法を説明する図である。

【図５c】本発明の第１実施形態によるマイクロＬＥＤディスプレイ装置の製造方法を説明する図である。

【図５d】本発明の第１実施形態によるマイクロＬＥＤディスプレイ装置の製造方法を説明する図である。

【図５e】本発明の第１実施形態によるマイクロＬＥＤディスプレイ装置の製造方法を説明する図である。

40

【図５f】本発明の第１実施形態によるマイクロＬＥＤディスプレイ装置の製造方法を説明する図である。

【図５g】本発明の第１実施形態によるマイクロＬＥＤディスプレイ装置の製造方法を説明する図である。

【図６】本発明の第２実施形態によるマイクロＬＥＤディスプレイ装置の断面図である。

【図７a】本発明の第２実施形態によるマイクロＬＥＤディスプレイ装置の製造方法を説明する図である。

【図７b】本発明の第２実施形態によるマイクロＬＥＤディスプレイ装置の製造方法を説明する図である。

50

【図 7 c】本発明の第 2 実施形態によるマイクロ LED ディスプレイ装置の製造方法を説明する図である。

【図 7 d】本発明の第 2 実施形態によるマイクロ LED ディスプレイ装置の製造方法を説明する図である。

【図 7 e】本発明の第 2 実施形態によるマイクロ LED ディスプレイ装置の製造方法を説明する図である。

【図 7 f】本発明の第 2 実施形態によるマイクロ LED ディスプレイ装置の製造方法を説明する図である。

【図 7 g】本発明の第 2 実施形態によるマイクロ LED ディスプレイ装置の製造方法を説明する図である。

【図 7 h】本発明の第 2 実施形態によるマイクロ LED ディスプレイ装置の製造方法を説明する図である。

【図 8】本発明の第 3 実施形態によるマイクロ LED ディスプレイ装置の断面図である。

【図 9】本発明に関連するカラーフィルタ構造の一例を説明する図である。

【図 10 a】本発明の第 3 実施形態によるマイクロ LED ディスプレイ装置の製造方法を説明する図である。

【図 10 b】本発明の第 3 実施形態によるマイクロ LED ディスプレイ装置の製造方法を説明する図である。

【図 10 c】本発明の第 3 実施形態によるマイクロ LED ディスプレイ装置の製造方法を説明する図である。

【図 10 d】本発明の第 3 実施形態によるマイクロ LED ディスプレイ装置の製造方法を説明する図である。

【図 10 e】本発明の第 3 実施形態によるマイクロ LED ディスプレイ装置の製造方法を説明する図である。

【図 10 f】本発明の第 3 実施形態によるマイクロ LED ディスプレイ装置の製造方法を説明する図である。

【図 10 g】本発明の第 3 実施形態によるマイクロ LED ディスプレイ装置の製造方法を説明する図である。

【図 10 h】本発明の第 3 実施形態によるマイクロ LED ディスプレイ装置の製造方法を説明する図である。

【発明を実施するための形態】

【0013】

以下、本発明を実施するための形態の具体例を、図面を参照しながら詳細に説明する。図面符号に拘わらず同一又は類似の構成要素には同一の参照番号を付け、これに対する重複する説明を省略する。本発明の実施形態を説明する際に、各層（膜）、領域、パターン、又は構造物が基板、各層（膜）、領域、パッド、又はパターンの「上部／上（on）」に又は「下部／下（under）」に形成されると記載する場合、「上部／上（on）」と「下部／下（under）」は「直接（directly）」又は「他の層を介在して（indirectly）」形成されることを全て含む。また、各層の上部／上又は下部／下に対する基準は図面を基準に説明する。図面における各層の厚さや大きさは説明の便宜及び明確性のために誇張又は省略するか又は概略的に図示する。また、各構成要素の大きさは実際の大きさを全面的に反映するものではない。

【0014】

また、本明細書に開示する実施形態を説明する際、関連の公知技術に関する具体的な説明が本明細書に開示する実施形態の要旨を不要に曖昧にする虞があると判断される場合には、その詳細な説明を省略する。また、図面は本明細書に開示する実施形態を容易に理解できるようにするためのものに過ぎず、図面によって本明細書に開示する技術的思想が制限されるものではなく、本発明の思想及び技術範囲に含まれる全ての変更、均等物、又は代替物を含むものとして理解しなければならない。

【0015】

10

20

30

40

50

本発明は、ピクセルとピクセルとの間の位置に対応する成長基板又は発光構造物上に形成された隔壁構造物を備え、フルカラーを実現するマイクロLEDディスプレイ装置及びその製造方法を提案する。以下、本実施形態において、マイクロLEDディスプレイ装置は、複数のマイクロLEDピクセルを含むマイクロLEDパネル及び複数のマイクロLEDピクセルを独立に駆動するための複数のCMOSセルを含むCMOSバックプレーンを、バンプ(bump)を介してフリップチップボンディングすることによって形成される。

【0016】

以下、本発明の様々な実施形態について図面を参照しながら詳細に説明する。

【0017】

10

第1実施形態

【0018】

図1は、本発明の第1実施形態によるマイクロLEDディスプレイ装置の断面図である。図2は、マイクロLEDパネルのピクセル数及び大きさを説明する図である。図3は、CMOSバックプレーンを介してマイクロLEDパネルを駆動する動作を説明する図である。図4は、量子ドットの大きさと発光色との関係を説明する図である。

【0019】

図1を参照すると、本発明の第1実施形態によるマイクロLEDディスプレイ装置100は、マイクロLED駆動基板(又はCMOSバックプレーン(backplane))130、マイクロLEDパネル、及び複数のバンプ135を含む。

20

【0020】

マイクロLEDパネルは、ウェハー上に積層された複数のマイクロLEDピクセルがマトリクス状に配列されたアレイ(array)構造を有するLEDパネルであり、画像表示機器の画像信号に対応するR/G/B光を出力する機能を果たす。この時、複数のマイクロLEDピクセルは、青色発光素子、緑色発光素子、赤色発光素子、及びUV発光素子の中のいずれか一つで構成されるが、これらに限定されるものではない。

【0021】

一例として、図2に示すように、マイクロLEDパネルは、複数の行720と複数の列1280に配列されたマイクロLEDピクセルを含む。また、マイクロLEDパネルを構成する複数のマイクロLEDピクセルは各々 $8\mu\text{m} \times 8\mu\text{m}$ の大きさに構成される。しかし、画像表示機器の用途及び種類等に応じて、マイクロLEDパネルのピクセル数及び大きさ等を変更して製作できることは当業者にとって明らかである。

30

【0022】

このようなマイクロLEDパネルは、発光構造物(又は複数のマイクロLEDピクセル)120、発光構造物120上の成長基板110、成長基板110上の複数の隔壁140、及び隔壁と隔壁との間に位置するR/G/B色光変換物質150、160、170等を含む。

【0023】

発光構造物120は、第1導電型半導体層、第1導電型半導体層下の活性層、活性層下の第2導電型半導体層、第2導電型半導体層下の第2導電型メタル層、第1導電型半導体層下の第1導電型メタル層、及びパッシベーション層を含む。このような発光構造物120は、化合物半導体の組成比に応じて異なる波長の光を放射する。

40

【0024】

第1導電型半導体層は、n型ドーパントがドーブされたIII族-V族元素の化合物半導体を含む。このような第1導電型半導体層は、 $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ ($0 < x < 1$ 、 $0 < y < 1$ 、 $0 < x+y < 1$)の組成式を有する半導体材料、例えば InAlGa 、 InAlGa 、 AlGaIn 、 AlInGa 、 InGaAl 、 AlIn 、 InIn 等から選択され、Si、Ge、Sn等のn型ドーパントがドーブされる。

【0025】

活性層は、第1導電型半導体層を介して注入される電子(又は正孔)と第2導電型半導

50

体層を介して注入される正孔（又は電子）とが結合して、活性層の形成物質に応じたエネルギーバンド（Energy Band）のバンドギャップ（Band Gap）差によって光を放出する層である。活性層は、単一量子井戸構造、多重量子井戸構造（MQW：Multi Quantum Well）、量子ドット構造、又は量子線構造のいずれか一つで形成されるが、これらに限定されるものではない。活性層は、 $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ （ $0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 、 $0 \leq x+y \leq 1$ ）の組成式を有する半導体材料からなる。活性層が多重量子井戸構造に形成された場合、活性層は複数の井戸層と複数の障壁層が交互に積層されて形成される。

【0026】

第2導電型半導体層は、p型ドーパントがドーブされたIII族-V族元素の化合物半導体を含む。このような第2導電型半導体層は、 $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ （ $0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 、 $0 \leq x+y \leq 1$ ）の組成式を有する半導体材料、例えばInAlGa_N、Ga_N、AlGa_N、InGa_N、AlIn_N、Al_N、In_N等から選択され、Mg、Zn、Ca、Sr、Ba等のp型ドーパントがドーブされる。

10

【0027】

第2導電型半導体層上には第2導電型メタル層（即ち、p電極）が形成され、第1導電型半導体層上には第1導電型メタル層（即ち、n電極）が形成される。第1及び第2導電型メタル層は、マイクロLEDパネルに形成された複数のマイクロLEDピクセルに電源を提供する。

【0028】

第2導電型メタル層は、各々のマイクロLEDピクセルに対応する第2導電型半導体層上に配置され、マイクロLED駆動基板130に備えられた各々のCMOSセル131にパンプ135を介して電氣的に接続される。一方、他の実施形態として、第2導電型半導体層上にDBR（Distributed Bragg Reflector）等のような反射層（図示せず）が存在する場合、第2導電型メタル層は反射層上に配置される。

20

【0029】

第1導電型メタル層は、第1導電型半導体層のメサエッチングされた領域上に配置され、複数のマイクロLEDピクセルから一定距離だけ離隔するように形成される。第1導電型メタル層は、第1導電型半導体層上でマイクロLEDパネルの外郭に沿って所定の幅を有するように形成される。第1導電型メタル層の高さは、複数のマイクロLEDピクセルの高さと概略同一に形成される。第1導電型メタル層は、パンプ135によってマイクロLED駆動基板130の共通セル132に電氣的に接続され、マイクロLEDピクセルの共通電極として機能する。例えば、第1導電型メタル層は共通接地である。

30

【0030】

第1導電型半導体層、活性層、第2導電型半導体層、第1及び第2導電型メタル層の少なくとも一側面にはパッシベーション層が形成される。パッシベーション層は、第1導電型半導体層、活性層、及び第2導電型半導体層を電氣的に保護するために形成され、例えば SiO_2 、 SiO_x 、 SiO_xN_y 、 Si_3N_4 、 Al_2O_3 からなるが、これらに限定されるものではない。

【0031】

成長基板110は、透光性を有する材質、例えばサファイア（ Al_2O_3 ）、単結晶基板、SiC、GaAs、Ga_N、ZnO、Al_N、Si、GaP、InP、Geのうちの少なくとも一つからなるが、これらに限定されるものではない。

40

【0032】

複数の隔壁（separator）140は、成長基板110の二面のうちの発光構造物120が積層されていない平たい面上に形成される。複数の隔壁140は、ピクセル（pixel）とピクセル（pixel）との間の位置（即ち、活性層及び第2導電型半導体層がエッチングされた領域）に対応する成長基板110上に配置され、ピクセル間の色混合を最小化する機能を果たす。このような複数の隔壁140はフォトリソグラフィ（photolithography）工程により製造される。従って、複数の隔壁140は

50

感光剤 (photoresist、PR) で形成される。感光剤は、特定波長の光を受けた現像液の溶解度が変わる特性を利用し、その後の現像処理工程中に光を受けた部分とそうでない部分を選択的に除去する物質を含む。このような感光剤として高分子 (polymer) 化合物が用いられるが、これに限定されるものではない。一方、他の実施形態として、複数の隔壁 140 は、高分子化合物でないセラミック材質からなる。この場合、フォトリソグラフィ工程に湿式又は乾式エッチング工程が追加される。

【0033】

隔壁 140 の高さは略同一に形成され、隔壁 140 と隔壁 140 との間の間隔はピクセルサイズと同一に形成される。

【0034】

R/G/B 色光変換物質 (又は R/G/B 蛍光体) 150、160、170 は、隔壁と隔壁との間に配置され、各々の発光素子 (即ち、ピクセル) から放出される光の波長を変更する。マイクロ LED パネル 100 に用いられる R/G/B 色光変換物質 150、160、170 は、発光素子から放射される波長 (wavelength) の種類に応じて変更される。

【0035】

赤色発光用蛍光体 150 としては $GaAlAs$; $(Y, Gd)BO_3:Eu^{3+}$; $Y_2O_3:Eu$ 等が用いられるが、これらに限定されるものではない。緑色発光用蛍光体 160 としては $GaP:N$; $Zn_2SiO_4:Mn$; $ZnS:Cu$ 、 Al 等が用いられるが、これらに限定されるものではない。青色発光用蛍光体 170 としては GaN ; $BaMgAl_{14}O_{23}:Eu^{2+}$; $ZnS:Ag$ 等が用いられるが、これらに限定されるものではない。

【0036】

また、R/G/B 色光変換物質 150、160、170 として量子ドット (Quantum Dot) が用いられる。量子ドットは、直径が数 nm の半導体ナノ粒子であり、量子拘束又は量子閉じ込め効果 (Quantum Confinement Effect) のような量子力学 (Quantum Mechanics) 的な特性を有する。ここで、量子閉じ込め効果とは、半導体ナノ粒子の大きさが小さくなるにつれて、バンドギャップエネルギー (band gap energy) が大きくなる (逆に波長は小さくなる) 現象をいう。化学合成工程により作られる量子ドットは、材料を変更せずに粒子の大きさを調節することのみによって所望の色を実現する。例えば、図 4 に示すように、量子閉じ込め効果により、ナノ粒子の大きさが小さいほど短い波長を有する青色光を発光し、ナノ粒子の大きさが大きいほど長い波長を有する赤色光を発光する。

【0037】

量子ドットは、II-VI 族、III-V 族、又は IV 族物質であり、具体的には、 $CdSe$ 、 $CdTe$ 、 CdS 、 $ZnSe$ 、 $ZnTe$ 、 ZnS 、 InP 、 GaP 、 $GaInP_2$ 、 PbS 、 ZnO 、 TiO_2 、 AgI 、 $AgBr$ 、 Hg_{12} 、 $PbSe$ 、 In_2S_3 、 In_2Se_3 、 Cd_3P_2 、 Cd_3As_2 、又は $GaAs$ である。また、量子ドットはコア-シェル構造 (core-shell) を有する。ここで、コア (core) は、 $CdSe$ 、 $CdTe$ 、 CdS 、 $ZnSe$ 、 $ZnTe$ 、 ZnS 、 $HgTe$ 、及び HgS からなる群より選択されるいずれか一つの物質を含み、シェル (shell) は、 $CdSe$ 、 $CdTe$ 、 CdS 、 $ZnSe$ 、 $ZnTe$ 、 ZnS 、 $HgTe$ 、及び HgS からなる群より選択されるいずれか一つの物質を含む。

【0038】

マイクロ LED 駆動基板 130 は、マイクロ LED パネルと対向するように配置され、入力画像信号に対応してマイクロ LED パネルに備えられた複数のマイクロ LED ピクセルを駆動する機能を果たす。

【0039】

マイクロ LED 駆動基板 130 は、複数のマイクロ LED ピクセルを個別的に駆動するための複数の CMOS セル 131 を備えるアクティブマトリクス (Active Mat

10

20

30

40

50

rix) 回路部と、アクティブマトリクス回路部の外郭に配置された共通セル 132 とを含む。マイクロLED 駆動基板 130 の一例としてシリコン (Si) 基板又は PCB 基板が用いられるが、これらに限定されるものではない。

【0040】

アクティブマトリクス回路部に備えられる複数の CMOS セル 131 の各々は、パンプ 135 を介して対応するマイクロLED ピクセルに電氣的に接続される。複数の CMOS セル 131 の各々は、対応するマイクロLED ピクセルを個別的に駆動するための集積回路 (IC) である。従って、複数の CMOS セル 131 の各々は、2 個のトランジスタ及び 1 個のキャパシタを含むピクセル駆動回路であり、パンプ 135 を用いてマイクロLED 駆動基板 130 にマイクロLED パネルをフリップチップボンディングする場合、等価回路上、ピクセル駆動回路のトランジスタのドレイン端子と共通接地端子との間に個々のマイクロLED ピクセルが配置される形態に構成される。

10

【0041】

アクティブマトリクス回路部の外郭に配置された共通セル 132 は、データドライバ IC (data driver IC) とスキャンドライバ IC (scan driver IC) とを含む。例えば、図 3 に示すように、マイクロLED パネルを構成する複数のマイクロLED ピクセル (図示せず) は、複数のスキャニングライン 325 と複数のデータライン 315 との交差点に位置する。複数のマイクロLED ピクセルに入力される複数のスキャニングライン 325 はスキャンドライバ IC 320 によって制御され、複数のマイクロLED ピクセルに入力される複数のデータライン 315 はデータドライバ IC 310 によって制御される。

20

【0042】

このようなマイクロLED 駆動基板 130 を介したマイクロLED パネルの制御動作を簡単に見ると、スキャンドライバ IC 320 は、イメージデータの提供時に、複数のスキャニングライン 325 の全てをスキャニングし、スキャニングライン 325 のいずれか一つ以上に H (high) 信号を入力してピクセルをターンオン (turn on) させる。一方、データドライバ IC 310 からイメージデータを複数のデータライン 315 に供給し、スキャニングラインでターンオン状態に置かれたピクセルがイメージデータを通過させ、該イメージデータがマイクロLED パネルを介して表示されるようにする。このような方式で全てのスキャニングラインが順次スキャニングされて一つのフレーム (frame) に対する表示が完了する。

30

【0043】

上述したように、本発明の第 1 実施形態によるマイクロLED ディスプレイ装置は、ピクセルとピクセルとの間の位置に対応する成長基板上に複数の隔壁を周期的に配置することにより、ピクセル間の色干渉を効果的に除去することができるだけでなく、R/G/B 色光変換物質が成長基板上に容易に塗布されるようにする。

【0044】

図 5a ~ 図 5g は、本発明の第 1 実施形態によるマイクロLED ディスプレイ装置の製造方法を説明する図である。

【0045】

図 5a を参照すると、成長基板 110 上に第 1 導電型半導体層 121、活性層 122、及び第 2 導電型半導体層 123 を順次成長させて発光構造物 120 を形成する。

40

【0046】

成長基板 110 は、透光性を有する材質、例えばサファイア (Al_2O_3)、単結晶基板、SiC、GaAs、GaN、ZnO、AlN、Si、GaP、InP、Ge のうちの少なくとも一つからなるが、これらに限定されるものではない。

【0047】

第 1 導電型半導体層 121 は、 $In_x Al_y Ga_{1-x-y} N$ ($0 < x < 1$ 、 $0 < y < 1$ 、 $0 < x + y < 1$) の組成式を有する半導体材料、例えば InAlGaN、GaN、AlGaN、AlInN、InGaN、AlN、InN 等から選択され、Si、Ge、Sn

50

等の n 型ドーパントがドーブされる。このような第 1 導電型半導体層 121 は、トリメチルガリウム (TMGa) ガス、アンモニア (NH_3) ガス、シラン (SiH_4) ガスを水素ガスと共にチャンバー (chamber) に注入して形成される。成長基板 110 と第 1 導電型半導体層 121 との間に非ドーブの半導体層 (図示せず) 及び / 又はバッファ層 (図示せず) を更に含むが、特に限定されるものではない。

【0048】

活性層 122 は、 $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ ($0 < x < 1$ 、 $0 < y < 1$ 、 $0 < x + y < 1$) の組成式を有する半導体材料からなる。このような活性層 122 は、トリメチルガリウム (TMGa) ガス、トリメチルインジウム (TMIn) ガス、アンモニア (NH_3) ガスを水素ガスと共にチャンバーに注入して形成される。

10

【0049】

第 2 導電型半導体層 123 は、 $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ ($0 < x < 1$ 、 $0 < y < 1$ 、 $0 < x + y < 1$) の組成式を有する半導体材料、例えば InAlGaIn 、 GaIn 、 AlGaIn 、 InGaIn 、 AlInIn 、 AlIn 、 InIn 等から選択され、 Mg 、 Zn 、 Ca 、 Sr 、 Ba 等の p 型ドーパントがドーブされる。このような第 2 導電型半導体層 123 は、トリメチルガリウム (TMGa) ガス、アンモニア (NH_3) ガス、ピセチルシクロペンタジエニルマグネシウム (EtCp_2Mg) { $\text{Mg}(\text{C}_2\text{H}_5\text{C}_5\text{H}_4)_2$ } ガスを水素ガスと共にチャンバーに注入して形成される。

【0050】

図 5b を参照すると、発光構造物 120 を単位ピクセル領域に応じてアイソレーションエッチング (isolation etching) を行って複数の発光素子 (即ち、複数のマイクロ LED ピクセル) を形成する。例えば、アイソレーションエッチングは、ICP (Inductively Coupled Plasma) のような乾式エッチング方法により実施される。このようなアイソレーションエッチングによって第 1 導電型半導体層 121 の一つの上面が露出する。この時、共通電極 (即ち、 n 電極) 125 を形成するために、第 1 導電型半導体層 121 の周縁領域が所定の幅を有するようにエッチングされる。

20

【0051】

図 5c を参照すると、第 2 導電型半導体層 123 の一つの上面に第 2 導電型メタル層 124 を形成し、メサエッチングされた第 1 導電型半導体層 121 の一つの上面に第 1 導電型メタル層 125 を形成する。この時、第 1 及び第 2 導電型メタル層 125、124 は蒸着工程又はメッキ工程によって形成されるが、特に限定されるものではない。

30

【0052】

その後、成長基板 110、化合物半導体層 (121、122、123)、第 1 導電型メタル層 125、及び第 2 導電型メタル層 124 上にパッシベーション層 126 を形成し、第 1 及び第 2 導電型メタル層 125、124 の一つの上面が外部に露出するようにパッシベーション層 126 を選択的に除去する。

【0053】

図 5d を参照すると、マイクロ LED 駆動基板 130 の CMOS セル 131 及び共通セル 132 の上部に複数のバンプ 135 を配置する。マイクロ LED パネルを上 / 下に反転して第 1 及び第 2 導電型メタル層 125、124 が下方向に向かうようにする。複数のバンプ 135 が配置された状態のマイクロ LED 駆動基板 130 とマイクロ LED パネルとを互いに対向させて CMOS セル 131 とマイクロ LED ピクセルとを一对一对応させて密着させた後に加熱する。そうすると、複数のバンプ 135 が溶け、それにより、CMOS セル 131 とそれに対応するマイクロ LED ピクセルとが電氣的に接続され、マイクロ LED 駆動基板 130 の共通セル 132 とそれに対応するマイクロ LED パネルの共通電極 125 とが電氣的に接続される状態になる。

40

【0054】

図 5e を参照すると、スピンコーティング (spin coating) 方式を用いて感光剤 (PR) 140 を成長基板 110 上にコーティングする。一方、他の実施形態とし

50

て、コーティング工程前に、成長基板 110 の表面を化学処理（例えば、HMDS（Hexamethyl Disilazane）処理）して成長基板 110 と感光剤 140 との間の接着力を向上させる。

【0055】

その後、感光剤 140 上にマスクパターン 180 を精密に整列させた後に紫外線等を照射する露光工程を行う。この時、マスクパターン 180 はマトリクス状に配列され、マスクパターン 180 の間隔はピクセルとピクセルとの間の距離に対応する。

【0056】

図 5 f を参照すると、露光工程を経た感光剤 140 に対して現像工程を行って成長基板 110 上に複数の隔壁 140 を形成する。この時、複数の隔壁 140 は、ピクセルとピクセルとの間の位置（即ち、活性層と第 2 導電型半導体層がエッチングされた領域）に対応する成長基板 110 上に配置される。現像工程において、感光剤 140 に対する現像液として水溶性アルカリ溶液が用いられる。

10

【0057】

一方、本実施形態では、感光剤を介して複数の隔壁を形成することを例示しているが、これに制限されるものではない。例えば、他の実施形態として、成長基板上に隔壁を形成するための物質を形成し、その上に感光剤を積層した後、マスクパターンを用いて露光及び現像工程を順次行い、感光剤によって露出された領域を湿式又は乾式エッチングすることによって、複数の隔壁を成長基板上に形成する。

【0058】

図 5 g を参照すると、成長基板 110 上に形成された第 1 隔壁と第 2 隔壁との間に R 蛍光体 150 を注入し、成長基板 110 上に形成された第 2 隔壁と第 3 隔壁との間に G 蛍光体 160 を注入し、成長基板 110 上に形成された第 3 隔壁と第 4 隔壁との間に B 蛍光体 170 を注入する。それにより、隔壁と隔壁との間に R 蛍光体 150 が存在するピクセルは赤色光を出力し、隔壁と隔壁との間に G 蛍光体 160 が存在するピクセルは緑色光を出力し、隔壁と隔壁との間に B 蛍光体 170 が存在するピクセルは青色光を出力する。

20

【0059】

このように、上述した工程により形成されたマイクロ LED ディスプレイ装置 100 は、高解像度（HD 級）のフルカラー（full color）を実現することができる。このようなマイクロ LED ディスプレイ装置 100 は、車両用ヘッド・アップ・ディスプレイ（Head-Up Display、HUD）、ヘッド・マウント・ディスプレイ（Head Mounted Display、HMD）等のような様々な表示装置に応用される。

30

【0060】

第 2 実施形態

【0061】

図 6 は、本発明の第 2 実施形態によるマイクロ LED ディスプレイ装置の断面図である。

【0062】

図 1 のマイクロ LED ディスプレイ装置 100 とは異なり、本実施形態は、成長基板を除去して光の散乱を最小化するマイクロ LED ディスプレイ装置を提供する。以下、本実施形態において、マイクロ LED 駆動基板 230、発光構造物 220、複数の隔壁 240、及び R/G/B 色光変換物質 250、260、270 は、図 1 のマイクロ LED 駆動基板 130、発光構造物 120、複数の隔壁 140、及び R/G/B 色光変換物質 150、160、170 と同一であるため、それに関する詳しい説明を省略する。

40

【0063】

図 6 を参照すると、本発明の第 2 実施形態によるマイクロ LED ディスプレイ装置 200 は、マイクロ LED 駆動基板 230、マイクロ LED パネル、及び複数のバンプ 235 を含む。

【0064】

50

マイクロLEDパネルは、ウェハー上に積層された複数のマイクロLEDピクセルがマトリクス状に配列されたアレイ (array) 構造を有するLEDパネルであり、画像表示機器の画像信号に対応するR/G/B光を出力する機能を果たす。この時、複数のマイクロLEDピクセルは、青色発光素子、緑色発光素子、赤色発光素子、及びUV発光素子の中のいずれか一つで構成されるが、これらに限定されるものではない。

【0065】

このようなマイクロLEDパネルは、発光構造物 (又は複数のマイクロLEDピクセル) 220、発光構造物220上の複数の隔壁240、及び隔壁と隔壁との間に位置するR/G/B色光変換物質250、260、270等を含む。

【0066】

発光構造物220は、第1導電型半導体層、活性層、第2導電型半導体層、第1導電型メタル層、第2導電型メタル層、及びパッシベーション層を含む。このような発光構造物220は、化合物半導体の組成比に応じて異なる波長の光を放射する。

【0067】

発光構造物220の第2導電型半導体層上には第2導電型メタル層 (即ち、p電極) が形成され、第1導電型半導体層上には第1導電型メタル層 (即ち、n電極) が形成される。第1導電型半導体層、活性層、第2導電型半導体層、第1及び第2導電型メタル層の少なくとも一側面にはパッシベーション層が形成される。パッシベーション層は、第1導電型半導体層、活性層、及び第2導電型半導体層を電気的に保護するために形成され、例えば SiO_2 、 SiO_x 、 SiO_xN_y 、 Si_3N_4 、 Al_2O_3 からなるが、これらに限定されるものではない。

【0068】

複数の隔壁 (separator) 240は、発光構造物220の二面のうちのエッチングされていない平たい面上に形成される。複数の隔壁240は、ピクセルとピクセルとの間の位置 (即ち、活性層及び第2導電型半導体層がエッチングされた領域) に対応する発光構造物220上に配置され、ピクセル間の色混合を最小化する機能を果たす。このような複数の隔壁240はフォトリソグラフィ (photolithography) 工程により製造される。

【0069】

隔壁240の高さは略同一に形成され、隔壁240と隔壁240との間の間隔はピクセルサイズと同一に形成される。

【0070】

R/G/B色光変換物質 (又はR/G/B蛍光体) 250、260、270は、隔壁と隔壁との間に配置され、各々の発光素子 (即ち、ピクセル) から放出される光の波長を変更する。赤色発光用蛍光体250としては GaAlAs ; $(\text{Y}, \text{Gd})\text{BO}_3 : \text{Eu}^{3+}$; $\text{Y}_2\text{O}_2 : \text{Eu}$; 量子ドット等が用いられるが、これらに限定されるものではない。緑色発光用蛍光体260としては $\text{GaP} : \text{N}$; $\text{Zn}_2\text{SiO}_4 : \text{Mn}$; $\text{ZnS} : \text{Cu}$ 、 Al ; 量子ドット等が用いられるが、これらに限定されるものではない。青色発光用蛍光体270としては GaN ; $\text{BaMgAl}_{14}\text{O}_{23} : \text{Eu}^{2+}$; $\text{ZnS} : \text{Ag}$; 量子ドット等が用いられるが、これらに限定されるものではない。

【0071】

マイクロLED駆動基板230は、マイクロLEDパネルに対向するように配置され、入力画像信号に対応してマイクロLEDパネルに備えられた複数のマイクロLEDピクセルを駆動する機能を果たす。マイクロLED駆動基板230は、複数のマイクロLEDピクセルを個別的に駆動するための複数のCMOSセル231を備えるアクティブマトリクス (Active Matrix) 回路部と、アクティブマトリクス回路部の外郭に配置された共通セル232とを含む。

【0072】

上述したように、本発明の第2実施形態によるマイクロLEDディスプレイ装置は、ピクセルとピクセルとの間の位置に対応する発光構造物上に複数の隔壁を周期的に配置する

10

20

30

40

50

ことにより、ピクセル間の色干渉を効果的に除去することができ、成長基板による光の散乱を最小化することができ、R / G / B色光変換物質が発光構造物上に容易に塗布されるようにする。

【0073】

図7a～図7gは、本発明の第2実施形態によるマイクロLEDディスプレイ装置の製造方法を説明する図である。

【0074】

図7aを参照すると、成長基板210上に第1導電型半導体層221、活性層222、及び第2導電型半導体層223を順次成長させて発光構造物220を形成する。

【0075】

成長基板210は、透光性を有する材質、例えばサファイア(Al_2O_3)、単結晶基板、SiC、GaAs、GaN、ZnO、AlN、Si、GaP、InP、Geのうちの少なくとも一つからなるが、これらに限定されるものではない。

【0076】

第1導電型半導体層221は、 $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ ($0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 、 $0 \leq x+y \leq 1$)の組成式を有する半導体材料、例えばInAlGaN、GaN、AlGaN、AlInN、InGaN、AlN、InN等から選択され、Si、Ge、Sn等のn型ドーパントがドーパされる。このような第1導電型半導体層221は、トリメチルガリウム(TMGa)ガス、アンモニア(NH_3)ガス、シラン(SiH_4)ガスを水素ガスと共にチャンバー(chamber)に注入して形成される。

【0077】

活性層222は、 $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ ($0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 、 $0 \leq x+y \leq 1$)の組成式を有する半導体材料からなる。このような活性層222は、トリメチルガリウム(TMGa)ガス、トリメチルインジウム(TMIn)ガス、アンモニア(NH_3)ガスを水素ガスと共にチャンバーに注入して形成される。

【0078】

第2導電型半導体層223は、 $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ ($0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 、 $0 \leq x+y \leq 1$)の組成式を有する半導体材料、例えばInAlGaN、GaN、AlGaN、InGaN、AlInN、AlN、InN等から選択され、Mg、Zn、Ca、Sr、Ba等のp型ドーパントがドーパされる。このような第2導電型半導体層223は、トリメチルガリウム(TMGa)ガス、アンモニア(NH_3)ガス、ピセチルシクロペンタジエニルマグネシウム(EtCp_2Mg) { $\text{Mg}(\text{C}_2\text{H}_5\text{C}_5\text{H}_4)_2$ }ガスを水素ガスと共にチャンバーに注入して形成される。

【0079】

図7bを参照すると、発光構造物220を単位ピクセル領域に応じてアイソレーションエッチング(isolation etching)を行って複数の発光素子(即ち、複数のマイクロLEDピクセル)を形成する。例えば、アイソレーションエッチングは、ICP(Inductively Coupled Plasma)のような乾式エッチング方法により実施される。このようなアイソレーションエッチングによって第1導電型半導体層221の一つの上面が露出する。

【0080】

図7cを参照すると、第2導電型半導体層223の一つの上面に第2導電型メタル層224を形成し、メサエッチングされた第1導電型半導体層221の一つの上面に第1導電型メタル層225を形成する。この時、第1及び第2導電型メタル層225、224は、蒸着工程又はメッキ工程によって形成されるが、特に限定されるものではない。

【0081】

その後、成長基板210、化合物半導体層(221、222、223)、第1導電型メタル層225、及び第2導電型メタル層224上にパッシベーション層226を形成し、第1及び第2導電型メタル層225、224の一つの上面が外部に露出するようにパッシベーション層226を選択的に除去する。

10

20

30

40

50

【0082】

図7dを参照すると、マイクロLED駆動基板230のCMOSセル231及び共通セル232の上部に複数のバンプ235を配置する。マイクロLEDパネルを上ノ下に反転して第1及び第2導電型メタル層225、224が下方方向に向かうようにする。複数のバンプ235が配置された状態のマイクロLED駆動基板230とマイクロLEDパネルとを互いに対向させてCMOSセル231とマイクロLEDピクセルとを一对一对應させて密着させた後に加熱する。そうすると、複数のバンプ235が溶け、それにより、CMOSセル231とそれに対応するマイクロLEDピクセルとが電氣的に接続され、マイクロLED駆動基板230の共通セル232とそれに対応するマイクロLEDパネルの共通電極225とが電氣的に接続される状態になる。

10

【0083】

図7eを参照すると、レーザリフトオフ(laser lift off: LLO)、化学的リフトオフ(chemical lift off: CLO)、電氣的リフトオフ(electrical lift off: ELO)、又はエッチング方法等を用いて発光構造物220に付着された成長基板210を分離する。また他の実施形態として、発光構造物220に付着された成長基板210を平たくグラインド(grinding)して成長基板210の少なくとも一部分を除去する。

【0084】

図7fを参照すると、スピンコーティング(spin coating)方式を用いて感光剤(PR)240を発光構造物220上にコーティングする。一方、他の実施形態として、コーティング工程前に、発光構造物220の表面を化学処理(例えば、HMDS(Hexamethyldisilazane)処理)して発光構造物220と感光剤240との間の接着力を向上させる。また、コーティング工程前に、発光構造物220を保護するための保護層(図示せず)を発光構造物220と感光剤240との間に形成する。その後、感光剤240上にマスクパターン280を精密に整列させた後に紫外線等を照射する露光工程を行う。

20

【0085】

図7gを参照すると、露光工程を経た感光剤240に対して現像工程を行って発光構造物220上に複数の隔壁240を形成する。この時、複数の隔壁240は、ピクセルとピクセルとの間の位置(即ち、活性層と第2導電型半導体層がエッチングされた領域)に対応する発光構造物220上に配置される。

30

【0086】

一方、本実施形態では、感光剤を介して複数の隔壁を形成することを例示しているが、これに制限されるものではない。例えば、他の実施形態として、発光構造物上に隔壁を形成するための物質を形成し、その上に感光剤を積層した後、マスクパターンを用いて露光及び現像工程を順次行い、感光剤によって露出された領域を湿式又は乾式エッチングすることによって、複数の隔壁を成長基板上に形成する。

【0087】

図7hを参照すると、発光構造物220上に形成された第1隔壁と第2隔壁との間にR蛍光体250を注入し、発光構造物220上に形成された第2隔壁と第3隔壁との間にG蛍光体260を注入し、発光構造物220上に形成された第3隔壁と第4隔壁との間にB蛍光体270を注入する。それにより、隔壁と隔壁との間にR蛍光体250が存在するピクセルは赤色光を出力し、隔壁と隔壁との間にG蛍光体260が存在するピクセルは緑色光を出力し、隔壁と隔壁との間にB蛍光体270が存在するピクセルは青色光を出力する。

40

【0088】

このように、上述した工程により形成されたマイクロLEDディスプレイ装置200は、成長基板による光の散乱を最小化することができ、高解像度(HD級)のフルカラー(full color)を実現することができる。

【0089】

50

第3実施形態

【0090】

図8は、本発明の第3実施形態によるマイクロLEDディスプレイ装置の断面図であり、図9は、本発明に関連するカラーフィルタ構造の一例を説明する図である。

【0091】

図6のマイクロLEDディスプレイ装置200とは異なり、本実施形態は、隔壁と隔壁との間に蛍光体及びカラーフィルタを配置してフルカラーを実現するマイクロLEDディスプレイ装置を提供する。以下、本実施形態において、マイクロLED駆動基板330、発光構造物320、及び複数の隔壁340は、図6のマイクロLED駆動基板230、発光構造物220、及び複数の隔壁240と同一であるため、それらに関する詳しい説明を省略する。

10

【0092】

図8を参照すると、本発明の第3実施形態によるマイクロLEDディスプレイ装置300は、マイクロLED駆動基板330、マイクロLEDパネル、及び複数のバンプ335を含む。

【0093】

マイクロLEDパネルは、ウェハー上に積層された複数のマイクロLEDピクセルがマトリクス状に配列されたアレイ(array)構造を有するLEDパネルであり、画像表示機器の画像信号に対応するR/G/B光を出力する機能を果たす。この時、複数のマイクロLEDピクセルは、青色発光素子、緑色発光素子、赤色発光素子、及びUV発光素子の中のいずれか一つで構成されるが、これらに限定されるものではない。

20

【0094】

このようなマイクロLEDパネルは、発光構造物(又は複数のマイクロLEDピクセル)320、発光構造物320上の複数の隔壁340、隔壁と隔壁との間に位置する蛍光体350、蛍光体350上のカラーフィルタ(360、370、380)等を含む。

【0095】

複数の隔壁(separator)340は、発光構造物320の二面のうちのエッチングされていない平たい面上に形成される。複数の隔壁340は、ピクセルとピクセルとの間の位置(即ち、活性層及び第2導電型半導体層がエッチングされた領域)に対応する発光構造物320上に配置され、ピクセル間の色混合を最小化する機能を果たす。このような複数の隔壁340はフォトリソグラフィ(photolithography)工程により製造される。

30

【0096】

隔壁340の高さは略同一に形成され、隔壁340と隔壁340との間の間隔はピクセルサイズと同一に形成される。

【0097】

蛍光体350は、発光構造物320上の隔壁340と隔壁340との間に配置され、複数のマイクロLEDピクセルから放出される光の波長を白色(white)波長に変更する。例えば、発光構造物320が青色LEDの場合、蛍光体として黄色蛍光体(Y3Al5O12:Ce系(YAG:Ce))が用いられる。また、発光構造物320が青色LEDの場合、蛍光体として緑色蛍光体と赤色蛍光体とを混合した蛍光体が用いられる。また、発光構造物320がUV LEDの場合、蛍光体として青色蛍光体、緑色蛍光体、及び赤色蛍光体を混合した蛍光体が用いられる。

40

【0098】

カラーフィルタ(360、370、380)は、蛍光体350上にピクセル単位で付着され、蛍光体350から放射された白色光のうちの特定波長の光のみを通過させる。即ち、Rフィルタ360は蛍光体350から放射された白色光のうちの赤色光の波長のみを通過させ、Gフィルタ370は蛍光体350から放射された白色光のうちの緑色光の波長のみを通過させ、Bフィルタ380は蛍光体350から放射された白色光のうちの青色光の波長のみを通過させる。それにより、隔壁と隔壁との間に蛍光体350及びRフィルタ3

50

60が存在するピクセルは赤色光を出力し、隔壁と隔壁との間に蛍光体350及びGフィルタ370が存在するピクセルは緑色光を出力し、隔壁と隔壁との間に蛍光体350及びBフィルタ380が存在するピクセルは青色光を出力する。

【0099】

一実施形態として、図9に示すように、カラーフィルタ900は、透明基板910、ブラックマトリクス920、カラーフィルタ層(930、940、950)、オーバーコート層960、及びITO層970を含む。

【0100】

透明基板910は薄いガラスやプラスチックからなる。ブラックマトリクス920は、透明基板910上に配置され、透明基板910の光学的に非活性化された地域に位置させて光の流出を防止する。ブラックマトリクス920は最適の明暗比のために反射率が低くなければならない。ブラックマトリクス920は無機物又は有機物からなり、好ましくはクロム(Cr)が用いられる。

【0101】

カラーフィルタ層(930、940、950)は、透明基板910上に配置され、R/G/B染料又は色素を含む。オーバーコート層960は、不純物からカラーフィルタ層(930、940、950)を保護し、カラーフィルタ900の表面を平面化させる。オーバーコート層960は、透明アクリル樹脂、ポリイミド(Polyimide)樹脂、或いはポリウレタン樹脂等からなる。ITO層970は、オーバーコート層960上に形成される。

【0102】

マイクロLED駆動基板330は、マイクロLEDパネルに対向するように配置され、入力画像信号に対応してマイクロLEDパネルに備えられた複数のマイクロLEDピクセルを駆動する機能を果たす。マイクロLED駆動基板330は、複数のマイクロLEDピクセルを個別的に駆動するための複数のCMOSセル331を備えるアクティブマトリクス(Active Matrix)回路部と、アクティブマトリクス回路部の外郭に配置された共通セル332とを含む。

【0103】

上述したように、本発明の第3実施形態によるマイクロLEDディスプレイ装置は、ピクセルとピクセルとの間の位置に対応する発光構造物上に複数の隔壁を周期的に配置することにより、ピクセル間の色干渉を効果的に除去することができ、成長基板による光の散乱を最小化することができ、白色発光用蛍光体が発光構造物上に容易に塗布されるようにする。

【0104】

図10a~図10gは、本発明の第3実施形態によるマイクロLEDディスプレイ装置の製造方法を説明する図である。

【0105】

図10aを参照すると、成長基板310上に第1導電型半導体層321、活性層322、及び第2導電型半導体層323を順次成長させて発光構造物320を形成する。

【0106】

成長基板310は、透光性を有する材質、例えばサファイア(Al_2O_3)、単結晶基板、SiC、GaAs、GaN、ZnO、AlN、Si、GaP、InP、Geのうちの少なくとも一つからなるが、これらに限定されるものではない。

【0107】

第1導電型半導体層321は、 $In_xAl_yGa_{1-x-y}N$ ($0 < x < 1$ 、 $0 < y < 1$ 、 $0 < x+y < 1$)の組成式を有する半導体材料、例えばInAlGaN、GaN、AlGaN、AlInN、InGaN、AlN、InN等から選択され、Si、Ge、Sn等のn型ドーパントがドーパされる。このような第1導電型半導体層321は、トリメチルガリウム(TMGa)ガス、アンモニア(NH_3)ガス、シラン(SiH_4)ガスを水素ガスと共にチャンバー(chamber)に注入して形成される。

【0108】

活性層322は、 $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ ($0 < x < 1$ 、 $0 < y < 1$ 、 $0 < x + y < 1$)の組成式を有する半導体材料からなる。このような活性層322は、トリメチルガリウム (TMGa) ガス、トリメチルインジウム (TMIn) ガス、アンモニア (NH_3) ガスを水素ガスと共にチャンバーに注入して形成される。

【0109】

第2導電型半導体層323は、 $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ ($0 < x < 1$ 、 $0 < y < 1$ 、 $0 < x + y < 1$)の組成式を有する半導体材料、例えば InAlGaN 、 GaN 、 AlGaN 、 InGaN 、 AlInN 、 AlN 、 InN 等から選択され、Mg、Zn、Ca、Sr、Ba等のp型ドーパントがドーパされる。このような第2導電型半導体層323は、トリメチルガリウム (TMGa) ガス、アンモニア (NH_3) ガス、ピセチルシクロペンタジエニルマグネシウム (EtCp_2Mg) { $\text{Mg}(\text{C}_2\text{H}_5\text{C}_5\text{H}_4)_2$ } ガスを水素ガスと共にチャンバーに注入して形成される。

10

【0110】

図10bを参照すると、発光構造物320を単位ピクセル領域に応じてアイソレーションエッチング (isolation etching) を行って複数の発光素子 (即ち、複数のマイクロLEDピクセル) を形成する。例えば、アイソレーションエッチングは、ICP (Inductively Coupled Plasma) のような乾式エッチング方法により実施される。このようなアイソレーションエッチングによって第1導電型半導体層321の一つの上面が露出する。

20

【0111】

図10cを参照すると、第2導電型半導体層323の一つの上面に第2導電型メタル層324を形成し、メサエッチングされた第1導電型半導体層321の一つの上面に第1導電型メタル層325を形成する。この時、第1及び第2導電型メタル層325、324は、蒸着工程又はメッキ工程によって形成されるが、特に限定されるものではない。その後、成長基板310、化合物半導体層 (321、322、323)、第1及び第2導電型メタル層325、324上にパッシベーション層326を形成し、第1及び第2導電型メタル層325、324の一つの上面が外部に露出するようにパッシベーション層326を選択的に除去する。

30

【0112】

図10dを参照すると、マイクロLED駆動基板330のCMOSセル331及び共通セル332の上部に複数のバンプ335を配置する。マイクロLEDパネルを上/下に反転して第1及び第2導電型メタル層325、324が下方向に向かうようにする。複数のバンプ335が配置された状態のマイクロLED駆動基板330とマイクロLEDパネルとを互いに対向させてCMOSセル331とマイクロLEDピクセルとを一对一对応させて密着させた後に加熱する。そうすると、複数のバンプ335が溶け、それにより、CMOSセル331とそれに対応するマイクロLEDピクセルとが電氣的に接続され、マイクロLED駆動基板330の共通セル332とそれに対応するマイクロLEDパネルの共通電極325とが電氣的に接続される状態になる。

40

【0113】

図10eを参照すると、レーザリフトオフ (laser lift off: LLO)、化学的リフトオフ (chemical lift off: CLO)、電氣的リフトオフ (electrical lift off: ELO)、又はエッチング方法等を用いて発光構造物320に付着された成長基板310を分離する。

【0114】

図10fを参照すると、スピンコーティング (spin coating) 方式を用いて感光剤 (PR) 340を発光構造物320上にコーティングする。一方、他の実施形態として、コーティング工程前に、発光構造物320の表面を化学処理 (例えば、HMDS (HexamethylDisilazane) 処理) して発光構造物320と感光剤340との間の接着力を向上させる。また、コーティング工程前に、発光構造物320を保

50

護するための保護層（図示せず）を発光構造物 320 と感光剤 340 との間に形成する。その後、感光剤 340 上にマスクパターン 390 を精密に整列させた後に紫外線等を照射する露光工程を行う。

【0115】

図 10g を参照すると、露光工程を経た感光剤 340 に対して現像工程を行って発光構造物 320 上に複数の隔壁 340 を形成する。この時、複数の隔壁 340 は、ピクセルとピクセルとの間の位置（即ち、活性層と第 2 導電型半導体層がエッチングされた領域）に対応する発光構造物 320 上に配置される。

【0116】

一方、本実施形態では、感光剤を介して複数の隔壁を形成することを例示しているが、これに制限されるものではない。例えば、他の実施形態として、発光構造物上に隔壁を形成するための物質を形成し、その上に感光剤を積層した後、マスクパターンを用いて露光及び現像工程を順次行い、感光剤によって露出された領域を湿式又は乾式エッチングすることによって、複数の隔壁を成長基板上に形成する。

【0117】

図 10h を参照すると、発光構造物 320 上に形成された隔壁 340 と隔壁 340 との間に蛍光体 350 を注入する。それにより、蛍光体 350 は、マイクロ LED ピクセルから放出される光の波長を白色波長に変更する。

【0118】

その後、複数の隔壁 340 及び蛍光体 350 上にカラーフィルタ（360、370、380）を形成（又は付着）する。それにより、カラーフィルタのうち、R フィルタ 360 は蛍光体 350 から放射される白色光のうちの赤色光の波長のみを通過させ、G フィルタ 370 は蛍光体 350 から放射される白色光のうちの緑色光の波長のみを通過させ、B フィルタ 380 は蛍光体 350 から放射される白色光のうちの青色光の波長のみを通過させる。

【0119】

このように、上述した工程により形成されたマイクロ LED ディスプレイ装置 300 は、成長基板による光の散乱を最小化することができ、高解像度（HD 級）のフルカラー（full color）を実現することができる。

【0120】

以上、本発明の実施形態について図面を参照しながら詳細に説明したが、本発明は、上述の実施形態に限定されるものではなく、本発明の技術的範囲から逸脱しない範囲内で多様に変更実施することが可能である。

【符号の説明】

【0121】

100、200、300	マイクロ LED ディスプレイ装置
110、210、310	成長基板
120、220、320	発光構造物
121、221、321	第 1 導電型半導体層
122、222、322	活性層
123、223、323	第 2 導電型半導体層
124、224、324	第 2 導電型メタル層
125、225、325	第 1 導電型メタル層、スキャニングライン
126、226、326	パッシベーション層
130、230、330	マイクロ LED 駆動基板
131、231、331	CMOS セル
132、232、332	共通セル
135、235、335	パンプ
140、240、340	隔壁、感光剤（PR）
150、250	R 色光変換物質（R 蛍光体）

10

20

30

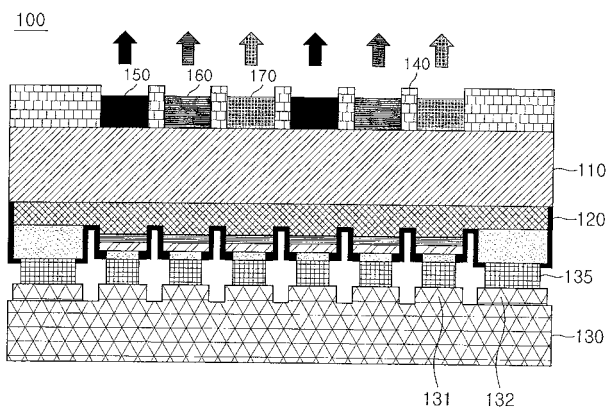
40

50

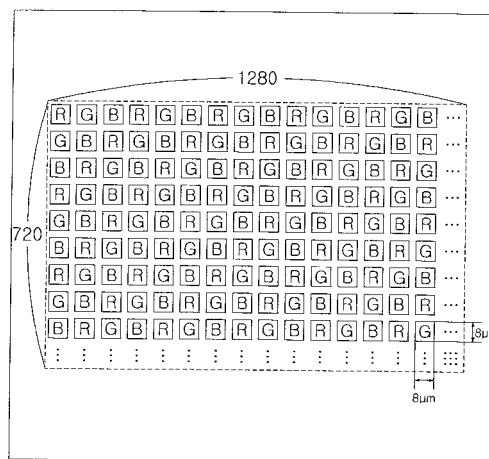
- | | | | |
|--------|--------------|--------------------|--------------------|
| 1 6 0、 | 2 6 0 | G 色光変換物質 (G 蛍光体) | |
| 1 7 0、 | 2 7 0 | B 色光変換物質 (B 蛍光体) | |
| 1 8 0、 | 2 8 0、 | 3 8 0 | マスクパターン |
| 3 1 0 | データドライバ I C | | |
| 3 1 5 | データライン | | |
| 3 2 0 | スキャンドライバ I C | | |
| 3 2 5 | スキャニングライン | | |
| 3 3 5 | バンク | | |
| 3 5 0 | 蛍光体 | | |
| 3 6 0、 | 3 7 0、 | 3 8 0 | R / G / B カラーフィルタ |
| 9 0 0 | カラーフィルタ | | |
| 9 1 0 | 透明基板 | | |
| 9 2 0 | ブラックマトリクス | | |
| 9 3 0、 | 9 4 0、 | 9 5 0 | R / G / B カラーフィルタ層 |
| 9 6 0 | オーバーコート層 | | |
| 9 7 0 | ITO 層 | | |

10

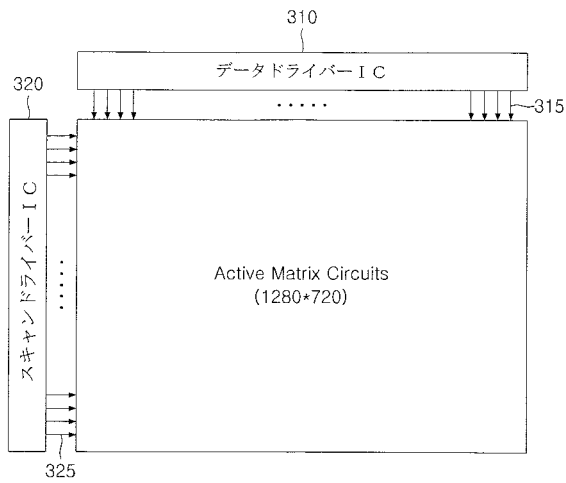
【图 1】



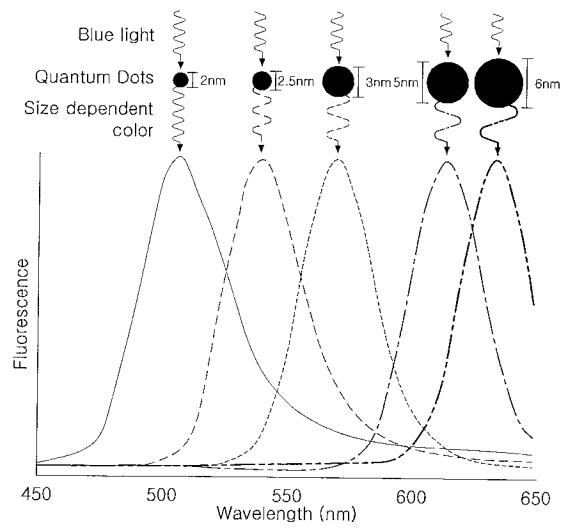
【图 2】



【図 3】

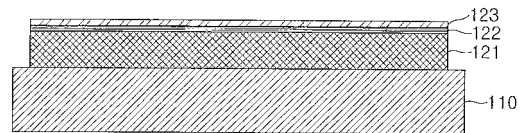


【図 4】

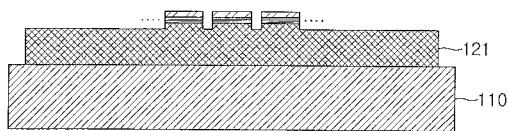


<Quantum Dot Size and Color>

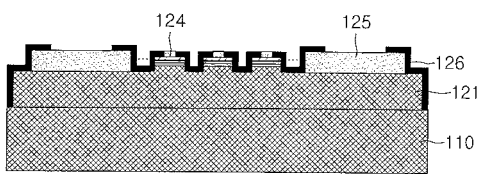
【図 5 a】



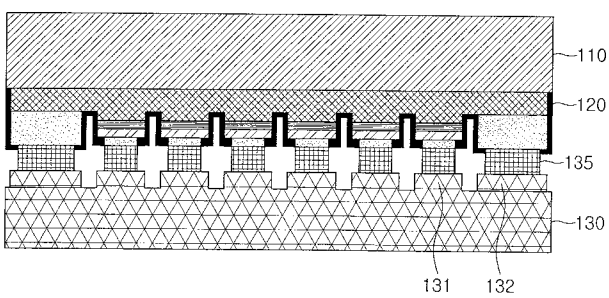
【図 5 b】



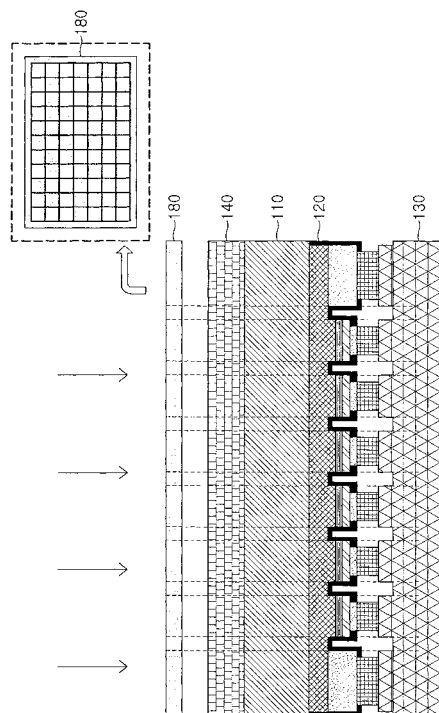
【図 5 c】



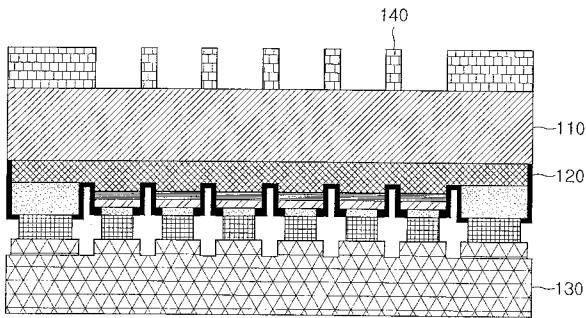
【図 5 d】



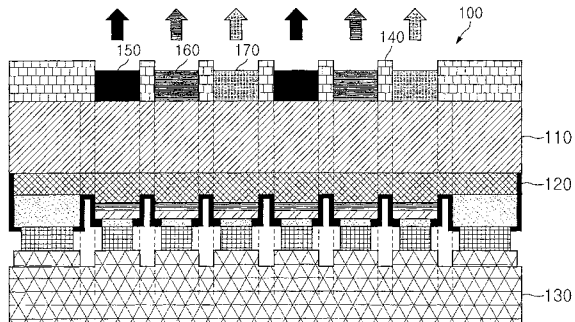
【図 5 e】



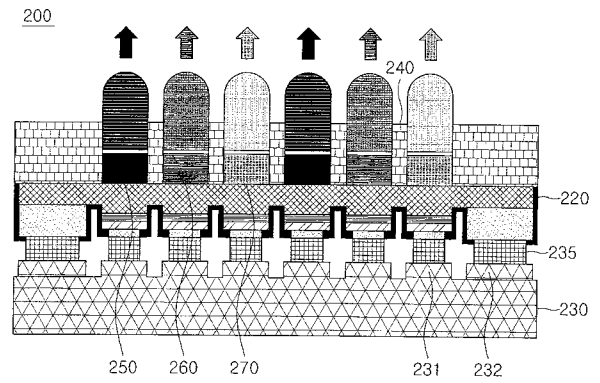
【図 5 f】



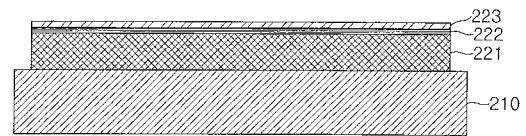
【図 5 g】



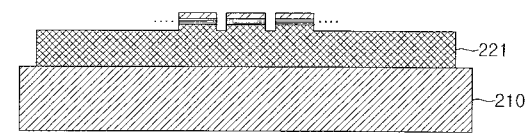
【図 6】



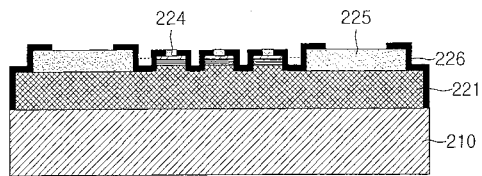
【図 7 a】



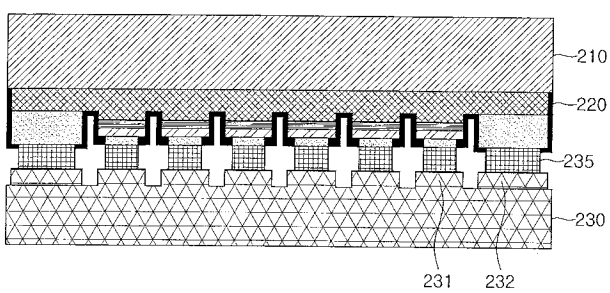
【図 7 b】



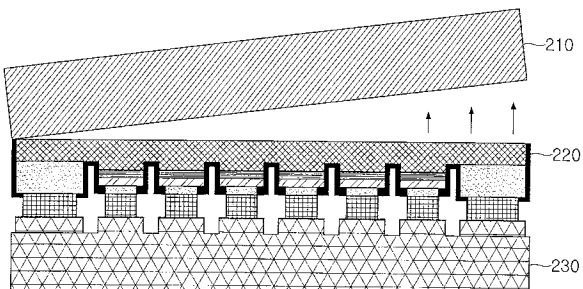
【図 7 c】



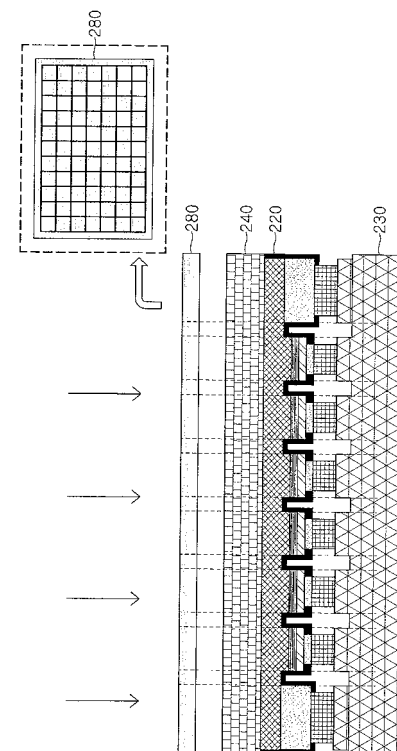
【図 7 d】



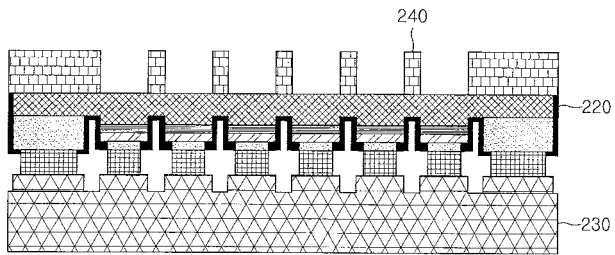
【図 7 e】



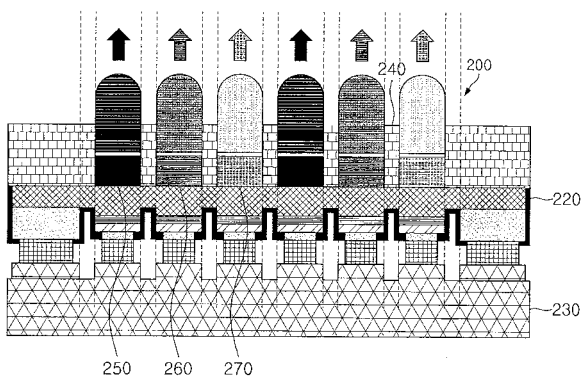
【図 7 f】



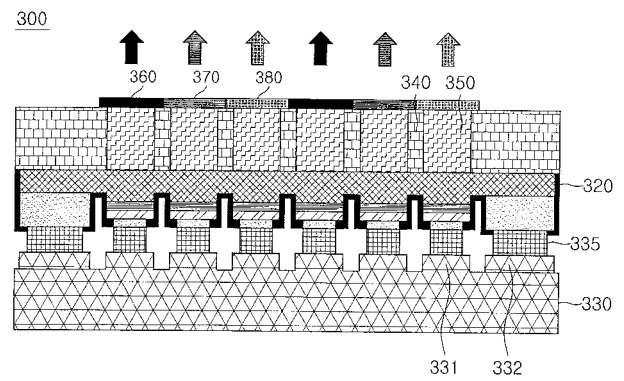
【図 7 g】



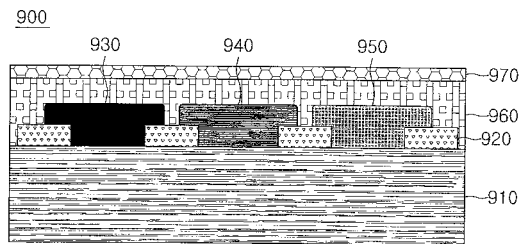
【図 7 h】



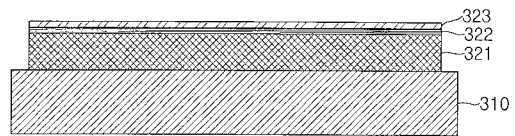
【図 8】



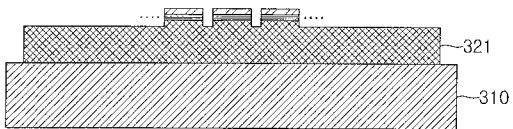
【図 9】



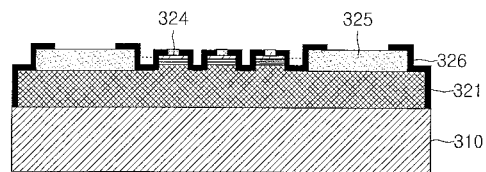
【図 10 a】



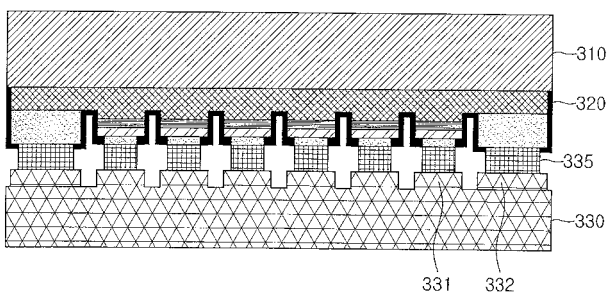
【図 10 b】



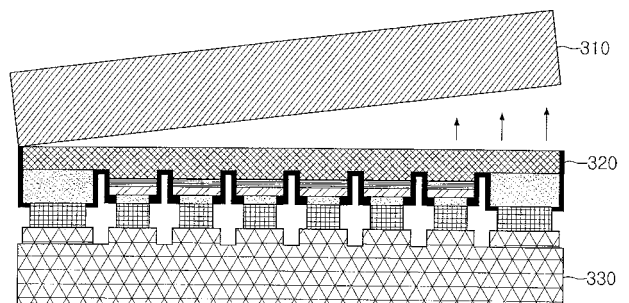
【図 10 c】



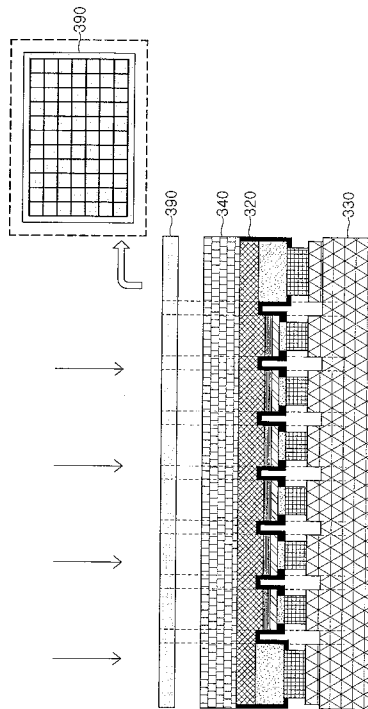
【図 10 d】



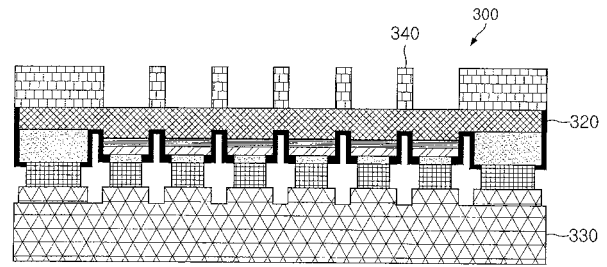
【図 10 e】



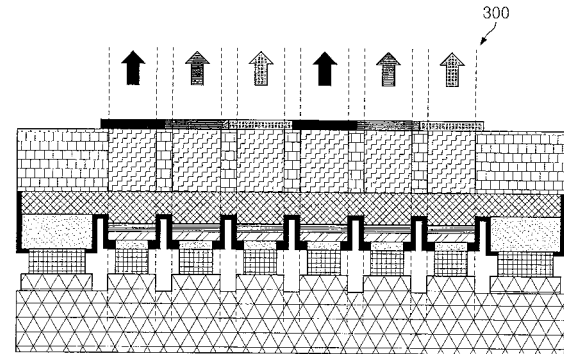
【図 10 f】



【図 10 g】



【図 10 h】



【手続補正書】

【提出日】平成30年11月6日(2018.11.6)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

マイクロLEDパネル及びマイクロLED駆動基板を備えるマイクロLEDディスプレイ装置であって、

前記マイクロLEDパネルは、

成長基板と、

前記成長基板下の全面に形成され、第1導電型半導体層、第2導電型半導体層、及び前記第1導電型半導体層と前記第2導電型半導体層との間に挿入された活性層を含む発光構造物と、

前記発光構造物の中央部に前記第1導電型半導体層の一部分までエッチングされて形成された複数のマイクロLEDピクセルと、

前記複数のマイクロLEDピクセルを除いた前記発光構造物の外周面に前記第1導電型半導体層の一部分までエッチングされて形成された第1導電型メタル層と、

前記複数のマイクロLEDピクセルの前記第2導電型半導体層下に形成された第2導電型メタル層と、

前記成長基板の前面に形成された複数の隔壁と、を含み、

前記マイクロLED駆動基板は、

前記マイクロLEDパネルがフリップチップボンディングされ、複数のCMOSセルが

行と列とに配列されたアクティブマトリクス回路部と、

前記アクティブマトリクス回路部の外郭面に配置された共通セルと、を含み、

前記マイクロLEDパネルに形成された第1導電型メタル層は、前記マイクロLED駆動基板の前記共通セルに対応して電氣的に接続され、

前記マイクロLEDパネルに形成された複数の第2導電型メタル層は、前記マイクロLED駆動基板の複数のCMOSセルに一対一対応して電氣的に接続されることを特徴とするマイクロLEDディスプレイ装置。

【請求項2】

前記成長基板の前面に形成された複数の隔壁は、第1隔壁及び第2隔壁を含み、

前記第1隔壁と前記第2隔壁とは、略同一の高さで形成され、

前記第1隔壁と前記第2隔壁との間の間隔は、前記複数のマイクロLEDピクセルを形成する個別マイクロLEDピクセルのサイズと同一であることを特徴とする請求項1に記載のマイクロLEDディスプレイ装置。

【請求項3】

前記アクティブマトリクス回路部の共通セルは、データドライバIC及びスキन्दライバICを含むことを特徴とする請求項1に記載のマイクロLEDディスプレイ装置。

【請求項4】

前記成長基板の前面に形成された複数の隔壁は、第1隔壁と第2隔壁との間に形成された第1色光変換物質、前記第2隔壁と第3隔壁との間に形成された第2色光変換物質、及び前記第3隔壁と第4隔壁との間に形成された第3色光変換物質を含むことを特徴とする請求項1に記載のマイクロLEDディスプレイ装置。

【請求項5】

前記成長基板の前面に形成された複数の隔壁は、

第1隔壁と第2隔壁とを含み、

前記第1隔壁と前記第2隔壁との間に形成された白色発光用蛍光体と、

前記白色発光用蛍光体上に配置されたカラーフィルタと、を含むことを特徴とする請求項1に記載のマイクロLEDディスプレイ装置。

【請求項6】

前記第1導電型メタル層及び前記第2導電型メタル層は、それぞれパッシベーション層が形成され、前記第1導電型メタル層及び前記第2導電型メタル層の下面の一部が露出されるように前記パッシベーション層の一部が除去されていることを特徴とする請求項1に記載のマイクロLEDディスプレイ装置。

【請求項7】

前記成長基板下に形成された複数のマイクロLEDピクセルは、横又は縦の大きさが10 μ m以下のマイクロLEDピクセルが複数形成されたものであることを特徴とする請求項1に記載のマイクロLEDディスプレイ装置。

【請求項8】

マイクロLEDパネル及びマイクロLED駆動基板を備えるマイクロLEDディスプレイ装置であって、

前記マイクロLEDパネルは、

第1導電型半導体層、前記第1導電型半導体層の全面に形成された第2導電型半導体層、及び前記第1導電型半導体層と前記第2導電型半導体層との間に挿入された活性層を含む発光構造物と、

前記発光構造物の中央部に前記第1導電型半導体層の一部分までエッチングされて形成された複数のマイクロLEDピクセルと、

前記複数のマイクロLEDピクセルを除いた前記発光構造物の外周面に前記第1導電型半導体層の一部分までエッチングされて形成された第1導電型メタル層と、

前記複数のマイクロLEDピクセルの前記第2導電型半導体層下に形成された第2導電型メタル層と、を含み、

前記マイクロLED駆動基板は、

前記マイクロLEDパネルがフリップチップボンディングされ、複数のCMOSセルが行と列とに配列されたアクティブマトリクス回路部と、

前記アクティブマトリクス回路部の外郭面に配置された共通セルと、を含み、

前記発光構造物の上には、前記第1導電型半導体層の前面の成長基板を除去した後に第1隔壁、第2隔壁、第3隔壁、及び第4隔壁を含む複数の隔壁が形成され、

前記第1隔壁と前記第2隔壁との間の間隔は、前記複数のマイクロLEDピクセルを形成する個別マイクロLEDピクセルのサイズと同一であることを特徴とするマイクロLEDディスプレイ装置。

【請求項9】

前記マイクロLEDパネルに形成された第1導電型メタル層は、前記マイクロLED駆動基板の共通セルに対応して電氣的に接続され、

前記マイクロLEDパネルに形成された複数の第2導電型メタル層は、前記マイクロLED駆動基板の複数のCMOSセルに一対一対応して電氣的に接続されることを特徴とする請求項8に記載のマイクロLEDディスプレイ装置。

【請求項10】

前記マイクロLED駆動基板は、前記複数のCMOSセル及び前記共通セルの上部に複数のパンプが配置され、前記マイクロLEDパネルがフリップチップボンディングされて前記第1導電型メタル層及び前記第2導電型メタル層が前記複数のパンプに一対一対応して電氣的に接続されていることを特徴とする請求項8に記載のマイクロLEDディスプレイ装置。

【請求項11】

前記成長基板は、レーザリフトオフ、化学的リフトオフ、電氣的リフトオフ、又はエッチング方法の中から選択されて前記発光構造物から除去されることを特徴とする請求項8に記載のマイクロLEDディスプレイ装置。

【請求項12】

前記第1隔壁と前記第2隔壁との間に形成された第1色光変換物質、前記第2隔壁と前記第3隔壁との間に形成された第2色光変換物質、及び前記第3隔壁と前記第4隔壁との間に形成された第3色光変換物質を含むことを特徴とする請求項8に記載のマイクロLEDディスプレイ装置。

【請求項13】

前記アクティブマトリクス回路部の共通セルは、データドライバーIC及びスキन्दライバーICを含むことを特徴とする請求項8に記載のマイクロLEDディスプレイ装置。

【請求項14】

前記複数のマイクロLEDピクセルは、横又は縦の大きさが10 μ m以下のマイクロLEDピクセルが複数形成されたものであることを特徴とする請求項8に記載のマイクロLEDディスプレイ装置。

【請求項15】

前記第1隔壁と前記第2隔壁との間に形成された白色発光用蛍光体と、

前記白色発光用蛍光体上に配置されたカラーフィルタと、を含むことを特徴とする請求項8に記載のマイクロLEDディスプレイ装置。

【請求項16】

前記複数の隔壁は、略同一の高さで形成されていることを特徴とする請求項8に記載のマイクロLEDディスプレイ装置。

【請求項17】

マイクロLEDパネル及びマイクロLED駆動基板を備えるマイクロLEDディスプレイ装置であって、

前記マイクロLEDパネルは、

成長基板と、

前記成長基板下の全面に形成され、第1導電型半導体層、第2導電型半導体層、及び前記第1導電型半導体層と前記第2導電型半導体層との間に挿入された活性層を含む発光構造物と、

前記発光構造物の中央部に前記第1導電型半導体層の一部分までエッチングされて形成された複数のマイクロLEDピクセルと、

前記複数のマイクロLEDピクセルを除いた前記発光構造物の外周面がエッチングされて形成された前記第1導電型半導体層下に形成された第1導電型メタル層と、

前記複数のマイクロLEDピクセルの前記第2導電型半導体層下に形成された第2導電型メタル層と、を含み、

前記マイクロLED駆動基板は、

前記マイクロLEDパネルがフリップチップボンディングされ、複数のCMOSセルが行と列とに配列されたアクティブマトリクス回路部と、

前記アクティブマトリクス回路部の外郭面に配置された共通セルと、を含み、

前記マイクロLEDパネルに形成された前記第1導電型メタル層及び前記第2導電型メタル層は、それぞれパッシベーション層が形成され、前記第1導電型メタル層及び前記第2導電型メタル層の下面の一部分が露出されるように前記パッシベーション層の一部分が除去され、

前記第1導電型メタル層の前記パッシベーションが露出された一部分は、前記マイクロLED駆動基板の共通セルに対応して電氣的に接続され、

前記複数の第2導電型メタル層の前記パッシベーションが露出された一部分は、前記マイクロLED駆動基板の複数のCMOSセルに一対一対応して電氣的に接続されることを特徴とするマイクロLEDディスプレイ装置。

【請求項18】

前記アクティブマトリクス回路部の共通セルは、データドライバーIC及びスキャンドライバーICを含むことを特徴とする請求項17に記載のマイクロLEDディスプレイ装置。

【請求項19】

前記成長基板下に形成された複数のマイクロLEDピクセルは、横又は縦の大きさが10 μ m以下のマイクロLEDピクセルが複数形成されたものであることを特徴とする請求項17に記載のマイクロLEDディスプレイ装置。

【請求項20】

前記マイクロLED駆動基板は、前記複数のCMOSセル及び前記共通セルの上部に複数のバンプが配置され、前記マイクロLEDパネルがフリップチップボンディングされて前記第1導電型メタル層及び前記第2導電型メタル層が前記複数のバンプに一対一対応して電氣的に接続されていることを特徴とする請求項17に記載のマイクロLEDディスプレイ装置。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0001

【補正方法】変更

【補正の内容】

【0001】

本発明は、マイクロLEDディスプレイ装置に関し、より詳細には、マイクロLEDピクセルとマイクロLEDピクセルとの間に隔壁構造を有するマイクロLEDディスプレイ装置に関する。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0007

【補正方法】変更

【補正の内容】

【 0 0 0 7 】

本発明は、上記従来の問題点に鑑みてなされたものであって、本発明の目的は、マイクロLEDピクセルとマイクロLEDピクセルとの間の位置に対応する成長基板上に複数の隔壁が繰り返し形成される構造を有するフルカラーを実現するマイクロLEDディスプレイ装置を提供することにある。

【 手 続 補 正 5 】

【 補 正 対 象 書 類 名 】 明 細 書

【 補 正 対 象 項 目 名 】 0 0 0 8

【 補 正 方 法 】 変 更

【 補 正 の 内 容 】

【 0 0 0 8 】

上記目的を達成するためになされた本発明の一態様によるマイクロLEDディスプレイ装置は、マイクロLEDパネル及びマイクロLED駆動基板を備え、前記マイクロLEDパネルは、成長基板と、前記成長基板下の全面に形成され、第1導電型半導体層、第2導電型半導体層、及び前記第1導電型半導体層と前記第2導電型半導体層との間に挿入された活性層を含む発光構造物と、前記発光構造物の中央部に前記第1導電型半導体層の一部分までエッチングされて形成された複数のマイクロLEDピクセルと、前記複数のマイクロLEDピクセルを除いた前記発光構造物の外周面に前記第1導電型半導体層の一部分までエッチングされて形成された第1導電型メタル層と、前記複数のマイクロLEDピクセルの前記第2導電型半導体層下に形成された第2導電型メタル層と、前記成長基板の前面に形成された複数の隔壁と、を含み、

前記マイクロLED駆動基板は、前記マイクロLEDパネルがフリップチップボンディングされ、複数のCMOSセルが行と列とに配列されたアクティブマトリクス回路部と、前記アクティブマトリクス回路部の外郭面に配置された共通セルと、を含み、前記マイクロLEDパネルに形成された第1導電型メタル層は、前記マイクロLED駆動基板の前記共通セルに対応して電氣的に接続され、前記マイクロLEDパネルに形成された複数の第2導電型メタル層は、前記マイクロLED駆動基板の複数のCMOSセルに一対一対応して電氣的に接続される。

【 手 続 補 正 6 】

【 補 正 対 象 書 類 名 】 明 細 書

【 補 正 対 象 項 目 名 】 0 0 0 9

【 補 正 方 法 】 変 更

【 補 正 の 内 容 】

【 0 0 0 9 】

上記目的を達成するためになされた本発明の他の態様によるマイクロLEDディスプレイ装置は、マイクロLEDパネル及びマイクロLED駆動基板を備え、前記マイクロLEDパネルは、第1導電型半導体層、前記第1導電型半導体層の全面に形成された第2導電型半導体層、及び前記第1導電型半導体層と前記第2導電型半導体層との間に挿入された活性層を含む発光構造物と、前記発光構造物の中央部に前記第1導電型半導体層の一部分までエッチングされて形成された複数のマイクロLEDピクセルと、前記複数のマイクロLEDピクセルを除いた前記発光構造物の外周面に前記第1導電型半導体層の一部分までエッチングされて形成された第1導電型メタル層と、前記複数のマイクロLEDピクセルの前記第2導電型半導体層下に形成された第2導電型メタル層と、を含み、前記マイクロLED駆動基板は、前記マイクロLEDパネルがフリップチップボンディングされ、複数のCMOSセルが行と列とに配列されたアクティブマトリクス回路部と、前記アクティブマトリクス回路部の外郭面に配置された共通セルと、を含み、前記発光構造物の上には、前記第1導電型半導体層の前面の成長基板を除去した後に第1隔壁、第2隔壁、第3隔壁、及び第4隔壁を含む複数の隔壁が形成され、前記第1隔壁と前記第2隔壁との間の間隔は、前記複数のマイクロLEDピクセルを形成する個別マイクロLEDピクセルのサイズと同一である。

上記目的を達成するためになされた本発明の更に他の態様によるマイクロLEDディスプレイ装置は、マイクロLEDパネル及びマイクロLED駆動基板を備え、前記マイクロLEDパネルは、成長基板と、前記成長基板下の全面に形成され、第1導電型半導体層、第2導電型半導体層、及び前記第1導電型半導体層と前記第2導電型半導体層との間に挿入された活性層を含む発光構造物と、前記発光構造物の中央部に前記第1導電型半導体層の一部分までエッチングされて形成された複数のマイクロLEDピクセルと、前記複数のマイクロLEDピクセルを除いた前記発光構造物の外周面がエッチングされて形成された前記第1導電型半導体層下に形成された第1導電型メタル層と、前記複数のマイクロLEDピクセルの前記第2導電型半導体層下に形成された第2導電型メタル層と、を含み、前記マイクロLED駆動基板は、前記マイクロLEDパネルがフリップチップボンディングされ、複数のCMOSセルが行と列とに配列されたアクティブマトリクス回路部と、前記アクティブマトリクス回路部の外郭面に配置された共通セルと、を含み、前記マイクロLEDパネルに形成された前記第1導電型メタル層及び前記第2導電型メタル層は、それぞれパッシベーション層が形成され、前記第1導電型メタル層及び前記第2導電型メタル層の下面の一部分が露出されるように前記パッシベーション層の一部分が除去され、前記第1導電型メタル層の前記パッシベーションが露出された一部分は、前記マイクロLED駆動基板の共通セルに対応して電氣的に接続され、前記複数の第2導電型メタル層の前記パッシベーションが露出された一部分は、前記マイクロLED駆動基板の複数のCMOSセルに一対一対応して電氣的に接続される。

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0010

【補正方法】変更

【補正の内容】

【0010】

本発明のマイクロLEDディスプレイ装置によれば、ピクセルとピクセルとの間の位置に対応する成長基板上に複数の隔壁を周期的に配置することにより、ピクセル間の色干渉を効果的に除去することができるだけでなく、R/G/B色光変換物質が成長基板上に容易に塗布されるようにできる長所がある。

また、ピクセルとピクセルとの間の位置に対応する発光構造物上に複数の隔壁を周期的に配置することにより、ピクセル間の色干渉を効果的に除去することができ、成長基板による光の散乱を最小化することができ、R/G/B色光変換物質又は白色発光用蛍光体が発光構造物上に容易に塗布されるようにできる長所がある。

【手続補正8】

【補正対象書類名】明細書

【補正対象項目名】0011

【補正方法】変更

【補正の内容】

【0011】

但し、本発明の実施形態によるマイクロLEDディスプレイ装置が達成できる効果は以上で言及したものに制限されず、言及していないまた他の効果は下記の記載によって本発明が属する技術分野で通常の知識を有する者に明らかに理解される。

【 国際調査報告 】

INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2018/000391

A. CLASSIFICATION OF SUBJECT MATTER <i>H01L 27/15(2006.01)i, H01L 33/50(2010.01)i, H01L 33/38(2010.01)i, H01L 33/58(2010.01)i, H01L 33/00(2010.01)i</i> According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H01L 27/15; H05B 33/14; H05B 33/22; H01L 33/08; H01L 51/50; H05B 33/10; H01L 33/50; H01L 33/38; H01L 33/58; H01L 33/00 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Korean Utility models and applications for Utility models: IPC as above Japanese Utility models and applications for Utility models: IPC as above Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) eKOMPASS (KIPO internal) & Keywords: LED, CMOS, flip-chip bonding, pixel, etching, partition wall		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	US 2014-0008667 A1 (NANO AND ADVANCED MATERIALS INSTITUTE LIMITED) 09 January 2014 See paragraph [0029], claims 19, 21, 25 and figure 3.	1-6,13-15
A		7-12
Y	KR 10-1411689 B1 (LG DISPLAY CO., LTD.) 25 June 2014 See paragraphs [0030]-[0072], claim 1 and figure 1a.	1-6,13-15
Y	KR 10-2014-0129852 A (SAMSUNG DISPLAY CO., LTD.) 07 November 2014 See paragraphs [0051]-[0057] and figures 2-3.	3,4,15
Y	KR 10-2008-0062921 A (LG DISPLAY CO., LTD.) 03 July 2008 See paragraphs [0023]-[0024], claim 1 and figures 3a-3c.	5,13-15
A	WO 2011-040237 A1 (TOPPAN PRINTING CO., LTD. et al.) 07 April 2011 See paragraphs [0019]-[0071] and figures 1-5.	1-15
☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "I" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 18 APRIL 2018 (18.04.2018)		Date of mailing of the international search report 18 APRIL 2018 (18.04.2018)
Name and mailing address of the ISA/KR  Korean Intellectual Property Office Government Complex-Daejeon, 189 Seonsa-ro, Daejeon 302-701, Republic of Korea Facsimile No. +82-42-481-8578		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2018/000391

Patent document cited in search report	Publication date	Patent family member	Publication date
US 2014-0008667 A1	09/01/2014	US 2011-0309378 A1 US 2012-0223875 A1 US 2014-0091993 A1 US 8557616 B2 US 8642363 B2 US 9041025 B2 US 9349911 B2 WO 2011-071559 A1	22/12/2011 06/09/2012 03/04/2014 15/10/2013 04/02/2014 26/05/2015 24/05/2016 16/06/2011
KR 10-1411669 B1	25/06/2014	KR 10-2008-0103641 A	28/11/2008
KR 10-2014-0129852 A	07/11/2014	CN 104134678 A TW 201442225 A US 2014-0319470 A1 US 9859342 B2	05/11/2014 01/11/2014 30/10/2014 02/01/2018
KR 10-2008-0062921 A	03/07/2008	KR 10-1335422 B1	29/11/2013
WO 2011-040237 A1	07/04/2011	CN 102687302 A JP 5633516 B2 US 2012-0187389 A1	19/09/2012 03/12/2014 26/07/2012

국제조사보고서		국제출원번호 PCT/KR2018/000391
A. 발명이 속하는 기술분류(국제특허분류(IPC)) H01L 27/15(2006.01)i, H01L 33/50(2010.01)i, H01L 33/38(2010.01)i, H01L 33/58(2010.01)i, H01L 33/00(2010.01)i		
B. 조사된 분야 조사된 최소문헌(국제특허분류를 기재) H01L 27/15; H05B 33/14; H05B 33/22; H01L 33/08; H01L 51/50; H05B 33/10; H01L 33/50; H01L 33/38; H01L 33/58; H01L 33/00 조사된 기술분야에 속하는 최소문헌 이외의 문헌 한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC		
국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우)) eCOMPASS(특허청 내부 검색시스템) & 키워드: LED, CMOS, 플립칩 본딩, 픽셀, 식각, 격벽		
C. 관련 문헌		
카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
Y	US 2014-0008667 A1 (NANO AND ADVANCED MATERIALS INSTITUTE LIMITED) 2014.01.09 단락 [0029], 청구항 19, 21, 25 및 도면 3 참조.	1-6, 13-15
A		7-12
Y	KR 10-1411689 B1 (엘지디스플레이 주식회사) 2014.06.25 단락 [0030]-[0072], 청구항 1 및 도면 1a 참조.	1-6, 13-15
Y	KR 10-2014-0129852 A (삼성디스플레이 주식회사) 2014.11.07 단락 [0051]-[0057] 및 도면 2-3 참조.	3, 4, 15
Y	KR 10-2008-0062921 A (엘지디스플레이 주식회사) 2008.07.03 단락 [0023]-[0024], 청구항 1 및 도면 3a-3c 참조.	5, 13-15
A	WO 2011-040237 A1 (TOPPAN PRINTING CO., LTD. 등) 2011.04.07 단락 [0019]-[0071] 및 도면 1-5 참조.	1-15
☐ 추가 문헌이 C(계속)에 기재되어 있습니다. ☒ 대응특허에 관한 별지를 참조하십시오.		
* 인용된 문헌의 특별 카테고리: “A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌 “E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌 “L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌 “O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌 “P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌 “T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌 “X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다. “Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다. “&” 동일한 대응특허문헌에 속하는 문헌		
국제조사의 실제 완료일 2018년 04월 18일 (18.04.2018)		국제조사보고서 발송일 2018년 04월 18일 (18.04.2018)
ISA/KR의 명칭 및 우편주소 대한민국 특허청 (35208) 대전광역시 서구 청사로 189, 4동 (둔산동, 정부대전청사) 팩스 번호 +82-42-481-8578		심사관 최상원 전화번호 +82-42-481-8291

서식 PCT/ISA/210 (두 번째 용지) (2015년 1월)

국제조사보고서
대응특허에 관한 정보

국제출원번호
PCT/KR2018/000391

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
US 2014-0008667 A1	2014/01/09	US 2011-0309378 A1	2011/12/22
		US 2012-0223875 A1	2012/09/06
		US 2014-0091993 A1	2014/04/03
		US 8557616 B2	2013/10/15
		US 8642363 B2	2014/02/04
		US 9041025 B2	2015/05/26
		US 9349911 B2	2016/05/24
		WO 2011-071559 A1	2011/06/16
KR 10-1411689 B1	2014/06/25	KR 10-2008-0103641 A	2008/11/28
KR 10-2014-0129852 A	2014/11/07	CN 104134678 A	2014/11/05
		TW 201442225 A	2014/11/01
		US 2014-0319470 A1	2014/10/30
		US 9859342 B2	2018/01/02
KR 10-2008-0062921 A	2008/07/03	KR 10-1335422 B1	2013/11/29
WO 2011-040237 A1	2011/04/07	CN 102687302 A	2012/09/19
		JP 5633516 B2	2014/12/03
		US 2012-0187389 A1	2012/07/26

서식 PCT/ISA/210 (대응특허 추가용지) (2015년 1월)

フロントページの続き

(51) Int.Cl.		F I		テーマコード (参考)
G 0 2 B	5/20			
	(2006.01)	G 0 9 F	9/30	3 4 9 B
		G 0 9 F	9/00	3 4 6 Z
		G 0 9 F	9/00	3 3 8
		G 0 2 B	5/20	

(81) 指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ

(72) 発明者 キム, ヨン ピル
大韓民国, ギョンギ - ド, ヨンイン - シ, ギフン - グ, ウォンゴメ - ロ 1 2

(72) 発明者 ムン, ミョン ジ
大韓民国, ギョンギ - ド, ヨンイン - シ, ギフン - グ, ウォンゴメ - ロ 1 2

(72) 発明者 チャン, ハン ビット
大韓民国, ギョンギ - ド, ヨンイン - シ, ギフン - グ, ウォンゴメ - ロ 1 2

(72) 発明者 パク, ジェ スン
大韓民国, ギョンギ - ド, ヨンイン - シ, ギフン - グ, ウォンゴメ - ロ 1 2

F ターム (参考) 2H148 AA01 AA07 AA11 AA18

5C094	AA08	BA12	BA23	BA32	CA19	CA24	DA09	DA11	DB01	EA10
	EB05	ED03	FA01	FA02	FB12	FB14	FB15	FB20	GB10	JA08
5F142	AA22	BA32	CA11	CA13	CD02	DA02	DA14	DA23	DA36	DA61
	DB20	GA02								
5F241	AA14	CA40	CA74	CA75	CB11	CB25	FF06			
5G435	AA04	BB04	CC09	CC12	EE12	EE34	FF11	GG12	GG23	GG26
	HH06	HH12	HH13	HH14	KK05	KK10				

专利名称(译)	微型LED显示装置		
公开(公告)号	JP2019517024A	公开(公告)日	2019-06-20
申请号	JP2018558326	申请日	2018-01-09
申请(专利权)人(译)	流明有限公司		
[标]发明人	シンウンソン チヨドンヒ キムヨンピル ムンミョンジ チャンハンビット パクジェスン		
发明人	シン, ウン ソン チヨ, ドン ヒ キム, ヨン ピル ムン, ミョン ジ チャン, ハン ビット パク, ジェ スン		
IPC分类号	G09F9/33 H01L33/08 H01L33/50 G09F9/30 G09F9/00 G02B5/20		
CPC分类号	G09G3/32 G09G3/14 G09G2310/0264 H04N5/374		
FI分类号	G09F9/33 H01L33/08 H01L33/50 G09F9/30.338 G09F9/30.349.Z G09F9/30.349.B G09F9/00.346.Z G09F9/00.338 G02B5/20		
F-TERM分类号	2H148/AA01 2H148/AA07 2H148/AA11 2H148/AA18 5C094/AA08 5C094/BA12 5C094/BA23 5C094/BA32 5C094/CA19 5C094/CA24 5C094/DA09 5C094/DA11 5C094/DB01 5C094/EA10 5C094/EB05 5C094/ED03 5C094/FA01 5C094/FA02 5C094/FB12 5C094/FB14 5C094/FB15 5C094/FB20 5C094/GB10 5C094/JA08 5F142/AA22 5F142/BA32 5F142/CA11 5F142/CA13 5F142/CD02 5F142/DA02 5F142/DA14 5F142/DA23 5F142/DA36 5F142/DA61 5F142/DB20 5F142/GA02 5F241/AA14 5F241/CA40 5F241/CA74 5F241/CA75 5F241/CB11 5F241/CB25 5F241/FF06 5G435/AA04 5G435/BB04 5G435/CC09 5G435/CC12 5G435/EE12 5G435/EE34 5G435/FF11 5G435/GG12 5G435/GG23 5G435/GG26 5G435/HH06 5G435/HH12 5G435/HH13 5G435/HH14 5G435/KK05 5G435/KK10		
优先权	1020170051892 2017-04-21 KR		
其他公开文献	JP6576579B2		
外部链接	Espacenet		

摘要(译)

本发明提供一种实现高分辨率全色的微LED显示装置及其制造方法。 本发明的微型LED显示装置包括微型LED驱动基板，其中多个CMOS单元按行和列排列，并且在微型LED驱动基板上进行倒装芯片键合以电连接多个CMOS单元一种微LED面板，具有连接到所述多个微LED像素的多个微LED像素，其中，所述微LED面板通过根据单位像素区域蚀刻所述发光结构的第一表面而形成;并且，在发光结构的第二表面上形成的多个障肋对应于垂直蚀刻发光结构的的部分的位置。 [选图]图6

200

